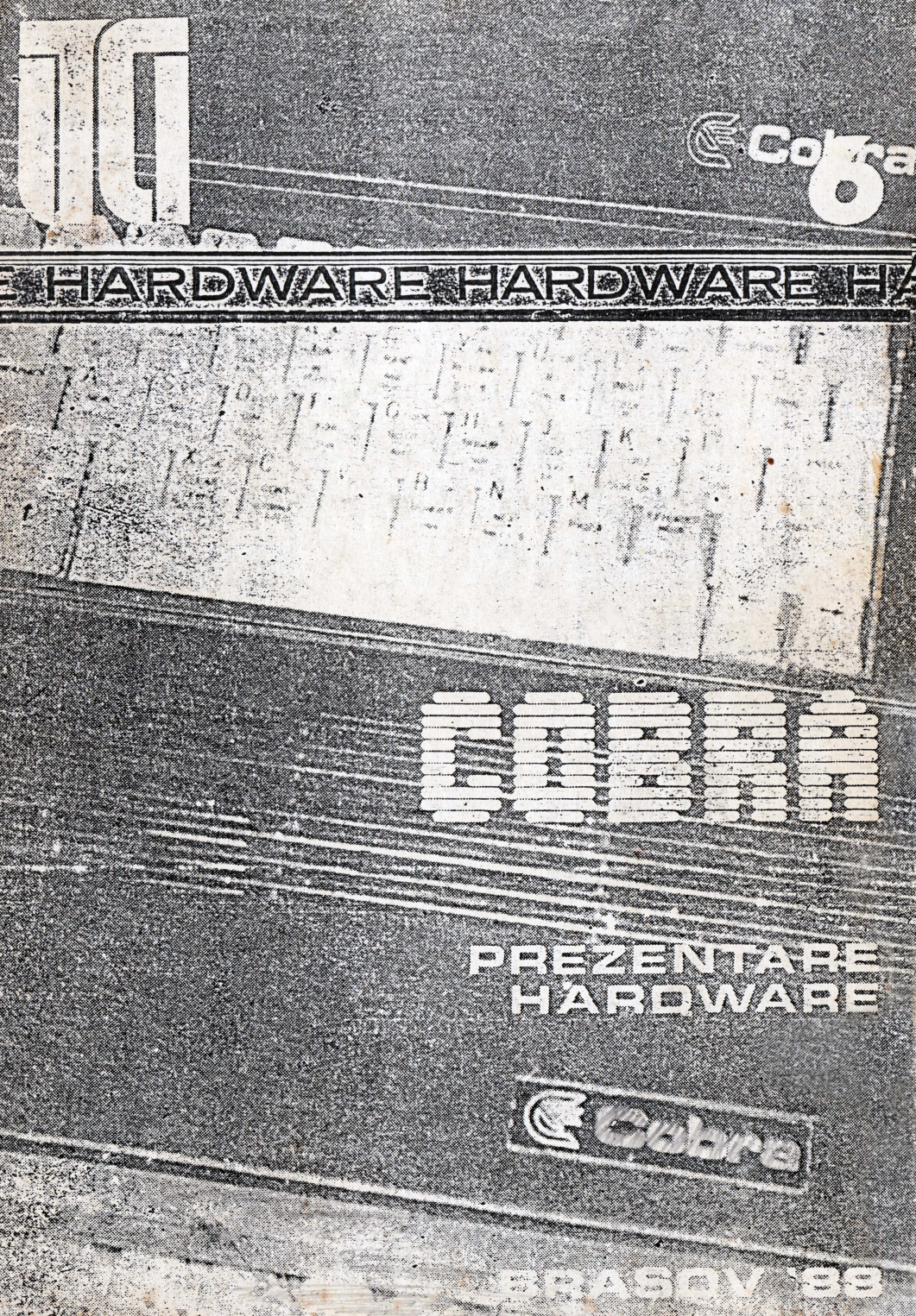

HARDWARE HARDWARE HA
PREZENTARE
HARDWARE
Cobra
BRASOV '89

INSTITUTUL DE CERCETARE ŞTIINŢIFICĂ ŞI INGINERIE TEHNOLOGICĂ
PENTRU TEHNICĂ DE CALCUL ŞI INFORMATICĂ
SECTOR TEHNICĂ DE CALCUL

COBRA

PREZENTARE HARDWARE

BRAŞOV
1988

COORDONATORII SERIEI:
Dr. ing. **Dan Roman**
Dr. **Emil Munteanu**

COPERTA SERIEI:
designer **Liviu Derveșteanu**

Microcalculatorul **COBRA** a fost realizat de către un colectiv format din:
ing. **Prodan Vasile**, ing. **Finichiu Sorin**, ing. **Wagner Bernd Hansgeorg**,
mat. **Arefta Marcel**, mat. **Pop Mircea**, ing. **Ungur Mircea**,
arh. **Antal Alexandru**.

Prezentul material a fost redactat de: ing. **Prodan Vasile**,
ing. **Ungur Mircea**.

Coordonare: dr. ing. **Toacșe Gheorghe**

CUPRINS

1. Funcţionarea microcalculatorului Cobra 4
   1.1 Schema bloc 4
   1.2 Unitatea centrală de prelucrare 5
   1.3 Memoria 8
   1.4 Controlorul video 11
2. Interfeţele microcalculatorului 16
3. Tastatura 19
4. Sursa de alimentare 22
5. Lista de componente — interfaţa disc flexibil 26
6. Lista de componente — microcalculator Cobra 27
7. Lista de componente — tastatura 32
8. Lista de componente — sursa 33
9. Anexa 1 — Scheme electrice microcalculator Cobra 39
10. Anexa 2 — Scheme electrice interfaţa disc flexibil 55
11. Anexa 3 — Plasarea componentelor pe cablajele imprimate 59
12. Anexa 4 — Interfaţa RGBI pentru monitorul color 002 65

1. FUNCŢIONAREA MICROCALCULATORULUI COBRA

1.1 SCHEMA BLOC

Microcalculatorul Cobra este construit în jurul microprocesorului pe 8 biţi Z80-A, pe trei plăci. Schema bloc a microcalculatorului este prezentată în figura 1.

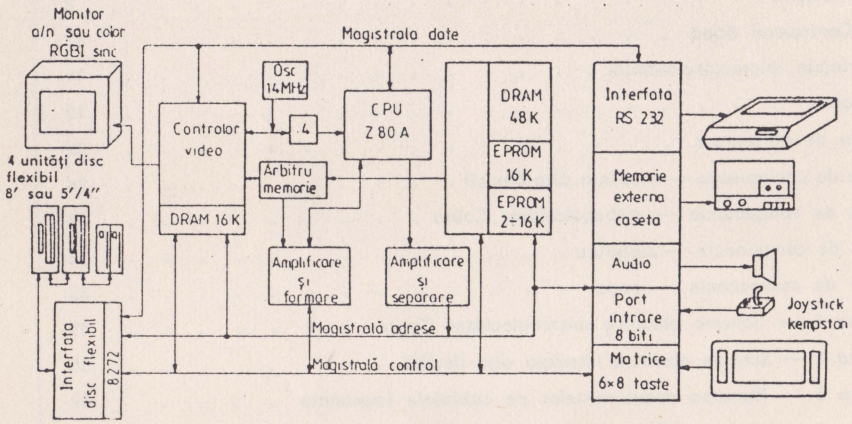


Fig. 1 — **Schema bloc a microcalculatorului Cobra.**

Pe placa de bază se află:

— unitatea centrală de prelucrare cu μP Z80-A şi circuitele de amplificare, formare şi separare a magistralelor de adrese şi control.

— bloc memorie alcătuit din circuit de configurare şi selecţie; DRAM 48 Kocteţi, EPROM 2-16 Ko.

— controlor video alcătuit din memorie video DRAM 16 Ko, arbitru memorie pentru rezolvarea priorităţilor accesului la memoria video, sincrogenerator şi circuite de formare a semnalului video complex şi de culoare, formator semnale comanda DRAM 16 Ko video, generator ceas sistem.

— bloc interfeţe construit cu un circuit de interfaţă paralelă programabilă i8255.

— interfața RS-232 pentru cuplarea unei imprimante sau legarea la un alt calculator.

— interfața memorie externă pe casetă magnetică.

— interfața audio.

— interfața tastatură (matrice 6x8 taste).

— port intrare de 8 biți cu utilizare generală sau ca interfață joystick compatibil Kempston.

Pe placă separată este construită tastatura convențională cu o matrice extinsă de 6x8 taste și cu taste compuse compatibile ZX SPECTRUM +.

Pe a treia placă este construită interfața de disc flexibil cu circuitul specializat i8272 ajutat de circuitul contor-temporizator Z80-CTC.

1.2 UNITATEA CENTRALA DE PRELUCRARE

Unitatea centrală de prelucrare este constituită din microprocesorul pe 8 biți Z80A.

Z80A este un circuit MOS-LSI în capsulă 40 pini, cu 3 magistrale:

— magistrala de date (DATA BUS);

— magistrala de adrese (ADDRESS BUS);

— magistrala de comenzi (CONTROL BUS).

Magistrala de date D0—D7 este o magistrală bidirecțională 3 stări, utilizată pentru schimb de informație cu memoria și circuitele de interfață I/O.

Z80A intră în categoria microprocesoarelor pe 8 biți, avînd posibilitatea de a prelucra 8 biți de informație simultan pe magistrala sa de date.

Magistrala de adrese de 16 biți, este utilizată pentru selecția memoriei sau a dispozitivelor de I/O pe durata schimburilor de informație.

Avînd 16 biți pentru magistrala de adrese Z80A poate adresa 64 Ko de memorie și un spațiu adițional de 64 Ko dedicat dispozitivelor de intrare-ieșire.

Magistrala de comenzi oferă semnalele necesare pentru a asigura transferul datelor de la sau către microprocesor.

Microprocesorul poate executa mai multe funcții:

— citește date din memorie;

— scrie date în memorie;

— citește date de la echipament I/O;

— scrie date de la echipament I/O;

— execută operații aritmetice asupra datelor.

Z80A execută un repertoriu de 158 tipuri de instrucțiuni. În microcalculatorul Cobra, ceasul microprocesorului este de 3.5 MHz.

Descrierea pinilor:

A0—A15 — magistrală de adrese;
— ieșiri 3 stări, active pe 1 logic;
— poate adresa pînă la 64 Ko memorie și echipamente I/O;
— în cazul I/O, 8 biți mai puțin semnificativi de adresă sînt folosiți pentru selecția a pînă la 256 dispozitive de intrare sau 256 dispozitive de ieșire;
— în timpul ciclului de împrospătare pentru memoria dinamică (refresh), pe magistrala de adrese apare conținutul registrelor I și R, ultimii (cei mai puțini semnificativi) 7 biți ai re-

gistrului cu autoincrement R fiind utilizaţi ca adresă de reîmprospătare.

D0—D7 — magistrala de date;
— bidirecţională, intrări/ieşiri 3 stări, activă 1 logic.

M1 — primul ciclu maşina;
— ieşire activă pe 0 logic
— indică extragerea codului instrucţiunii;
— M1 şi IOREQ active, indică un ciclu de achitare a întreruperii.

MREQ — cerere de acces la memorie;
— ieşire 3 stări activă pe 0 logic;
— indică adresa validă pentru un ciclu de citire sau scriere din memorie.

IOREQ — cerere de acces la porturile de intrare/ieşire (I/O);
— ieşire 3 stări, activă pe 0 logic;
— indică adresa validă pentru operaţii I/O;
— împreună cu M1 semnalează momentul cînd vectorul de răspuns la întrerupere poate fi plasat pe magistrala de date.

RD — citire;
— ieşire 3 stări, activă pe 0 logic;
— indică o operaţie de citire din memorie sau de la echipament I/O.

WR — scriere;
— ieşire 3 stări, activă pe 0 logic;
— indică date valide pe magistrala de date, care pot fi înscrise în memorie sau echipament I/O.

RFSH — împrospătare;
— ieşire activă 0 logic;
— indică adresa validă pentru împrospătarea memoriilor dinamice.

HALT — oprire CPU;
— ieşire activă pe 0 logic;
— CPU intră după execuţia unei instrucţiuni HALT, în starea HALT semnalizată prin activarea ieşirii 18 şi aşteaptă o întrerupere, executînd în acest timp instrucţiuni NOP pentru a asigura funcţia de reîmprospătare a memoriilor dinamice.

WAIT — aşteptare;
— intrare, activă pe 0 logic;
— indică microprocesorului că memoria sau echipamentul I/O nu sînt gata pentru transferul datelor;

— atît timp cît WAIT este activ CPU introduce stări de aşteptare fără a se asigura reîmprospătarea memoriilor dinamice.

INT
— întrerupere;
— intrare, activă pe 0 logic;
— cererea de întrerupere generată de la un dispozitiv I/O este recunoscută la sfîrşitul instrucţiunii curente dacă întreruperile au fost activate prin program şi semnalul BURSQ nu este activ.

NMI
— întrerupere nemascabilă;
— intrare activă 0 logic;
— întreruperea nemascabilă are prioritate superioară lui INT şi este totdeauna recunoscută la sfîrşitul instrucţiunii curente;
— adresa de intrare în subrutina de tratare a NMI este 0066H.

RESET
— intrare, activă pe 0 logic;
— iniţializează CPU;
— numărătorul de program se forţează pe zero;
— se invalidează întreruperile;
— registrele I şi R se fac 0;
— se stabileşte modul 0 de tratare a înteruperilor;
— în timpul RESET-ului magistralele de adrese şi date trec în starea de mare impedanţă, iar semnalele de control sînt inactive; nu se generează semnale de reîmprospătare.

BUSRQ
— cerere de magistrală;
— intrare activă pe 0 logic;
— cererea de magistrală are prioritate mai mare decît NMI şi este recunoscută la terminarea ciclului maşină curent;
— semnalul indică o cerere de magistrală şi ca urmare toate magistralele CPU trec în stare de impedanţă ridicată astfel încît să poată fi utilizate de un alt dispozitiv.

BUSAK
— recunoaştere cerere de magistrală;
— ieşire, activă 0 logic;
— este utilizată pentru a indica dispozitivului care cere magistrala că CPU a pus magistrala de date, adrese, comenzi în stare de impedanţă ridicată şi dispozitivul extern le poate utiliza;
— cît timp este activ, nu se generează semnale de reîmprospătare a memoriilor dinamice.

1.3 MEMORIA

Microprocesorul Z-80 poate accesa direct orice locaţie dintr-o memorie cu o capacitate de 64 Kocteţi.

Pentru a obţine o flexibilitate maximă a aplicaţiilor, microcalculatorul COBRA este dotat cu maximul de memorie RAM accesibilă de către procesor şi anume 64 Ko. La punerea sub tensiune, memoria RAM are un conţinut aleator; se impune deci existenţa unei memorii care să nu-şi piardă conţinutul la întreruperea alimentării (EPROM). Calculatorul COBRA poate fi dotat cu o astfel de memorie cu o capacitate între 2 şi 16 Ko, versiunea standard avînd 2 Ko.

În această memorie sînt înscrise programe specifice pornirii calculatorului cum ar fi teste hardware, o miră pentru reglajul monitorului albnegru sau color, selectarea configuraţiei dorite a calculatorului cu indicarea sursei sistemului de operare ce urmează a fi încărcat:

— interpretor BASIC — compatibil Sinclair ZX-Spectrum cu program monitor pentru lucru în cod maşina şi rutine de imprimare adaptate imprimantelor cu interfaţă serială RS-232;

— interpretor BASIC Sinclair ZX-Spectrum fără nici o modificare pentru aplicaţiile care verifică originalitatea ROM-ului existent;

— sistem de operare specializat pentru lucru în cod maşină cu editor, asamblor, dezasamblor, program copier. (D.e. OPUS);

— orice alt interpretor conceput de către utilizator. (D.e. FORTH);

— sistem de operare pe disc flexibil compatibil CP/M.

Sistemele de operare de tip Spectrum pot fi încărcate din circuite de tip EPROM cu o capacitate de 16 Ko, de pe casetă magnetică sau de pe disc.

Sistemul de operare CP/M poate fi încărcat numai de pe disc, funcţionarea lui implicînd existenţa discului flexibil.

Pe de o parte, compatibilitatea cu calculatorul Sinclair-Spectrum impune ca memoria RAM cuprinsă între adresele 4000H şi 5AFFH să conţină informaţia necesară controlorului video pentru a forma pe ecranul monitorului o imagine cu o rezoluţie de 256x192 puncte, iar pe de altă parte utilizarea sistemului de operare CP/M devine imposibilă dacă în mijlocul zonei de memorie de programe tranzitorii (TPA) apare zona de memorie video. Pentru a rezolva această problemă pusă de dualitatea calculatorului a fost elaborat un circuit de configurare şi selecţie a memoriilor care satisface condiţiile impuse de cele trei configuraţii. Acest circuit este format din doi bistabili de tip D, (u 36), un decodificator (u 56) şi porţi, fiind prezentat în schema bloc din fig. 2.

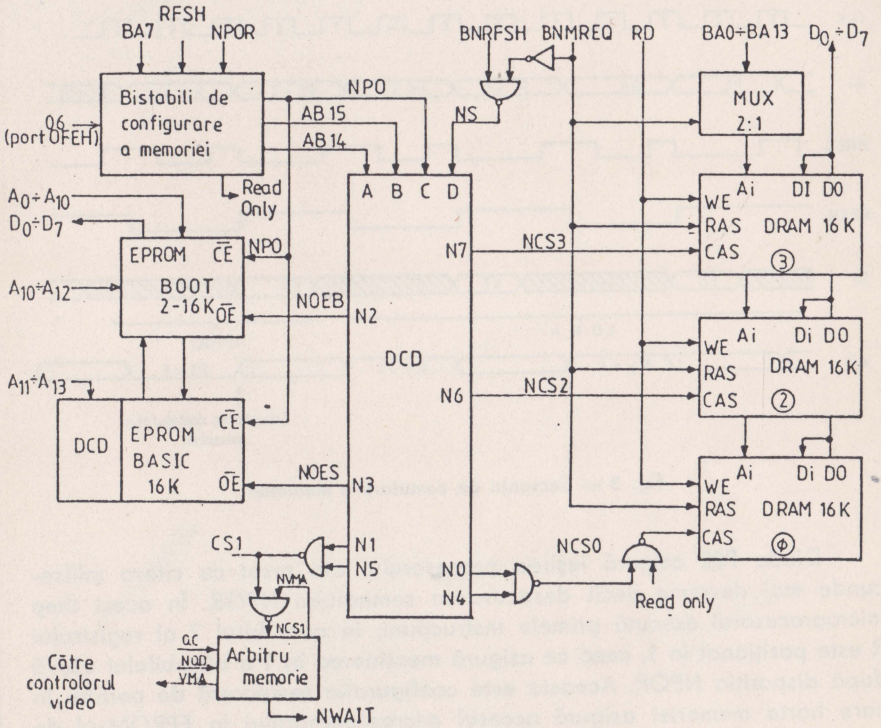


Fig. 2 — Schema bloc a circuitului de configurare şi selecţie.

Principalul avantaj oferit de acest circuit este că permite comutarea memoriei prin program cu salt oriunde în spaţiul de 64 Ko al configuraţiei noi, chiar dacă zona de memorie care conţine rutina de schimbare a configuraţiei dispare prin comutare. Funcţionarea lui exploatează faptul că registrul R se incrementează pe şapte biţi după fiecare ciclu de extragere a codului instrucţiunii şi apare în întregime (8 biţi) pe biţii A0—A7 ai magistralei de adrese, momentul apariţiei fiind marcat de semnalul RFSH. O modificare a bitului 7 al registrului R prin instrucţiunea LD R, A, apare pe magistrala de adrese (BA7) după ce a fost deja extras codul instrucţiunii următoare. Această instrucţiune poate fi o instrucţiune de salt pe un singur octet cum ar fi RST n sau JP (HL) cu care se poate asigura, saltul numărătorului de program la orice adresă din spaţiul de memorie de 64 Ko. Secvenţa de comutare LD R,A ; JP (HL) este exemplificată în figura 3.

Cei doi bistabili (u36) sînt forţaţi la pornire în starea logică 1 prin circuitul C15, P02, R09, P03.

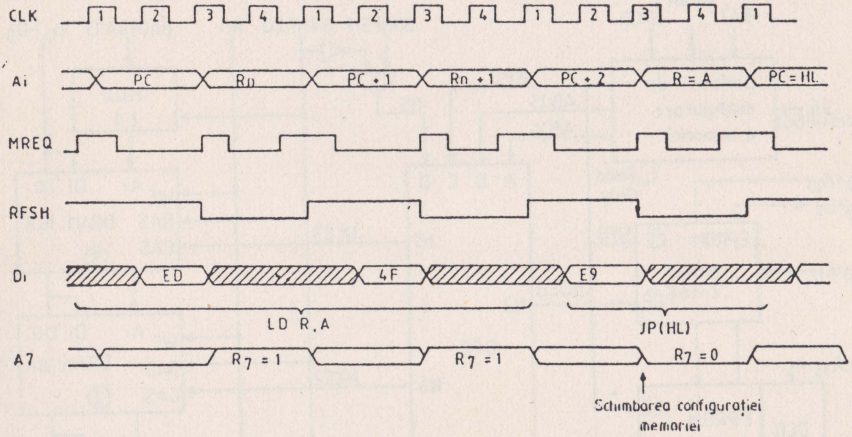


Fig. 3 — **Secvența de comutare a memoriei**

Dioda P02 asigură ieșirea procesorului din reset cu cîteva milisecunde mai devreme decît dezactivarea semnalului NPOR. În acest timp microprocesorul execută primele instrucțiuni, în care bitul 7 al registrului R este poziționat în 1, ceea ce asigură menținerea în 1 a bistabilului u36/5 după dispariția NPOR. Aceasta este configurația temporară de pornire în care harta memoriei asigură accesul microprocesorului la EPROM-ul de pornire u89, la EPROM-ul BASIC de 16 Ko, la memoria video și la DRAM — 16 Ko (0). În configurația de pornire nu este permis a se acționa butonul de RESET deoarece conținutul registrului R se șterge, ceea ce duce la reconfigurarea necontrolată a memoriei. Configurația dorită se alege prin apăsarea uneia din tastele:

— B — interpretor Basic din EPROM;

— C — interpretor Basic sau alt sistem de operare existent pe caseta magnetică;

— W — verificarea contactelor în soclurile memoriilor EPROM. Se verifică prin comparare octet cu octet conținutul memoriilor EPROM cu înregistrarea existentă pe casetă. În caz de eroare memoria defectă este indicată, prin clipirea culorii din mira de reglaj, corespunzătoare numărului memoriei 0—7;

— D — încărcarea sistemului de operare existent pe disc flexibil.

După indicarea de la tastatură a sursei sistemului de operare ce urmează a fi încărcat, se pregătește corespunzător zona de memorie RAM dintre adresele 8000H și 0FFFFH, se poziționează în 0 sau 1 bitul 6 al portului de ieșire (0FEH) după cum a fost aleasă configurația BASIC sau

CP/M şi se readuce în 0 bitul 7 al registrului R. Configuraţia memoriei se va schimba după ce procesorul a extras codul instrucţiunii de salt JP (HL) din vechea configuraţie.

Harta memoriei în cele 3 configuraţii este prezentată în figura 4.

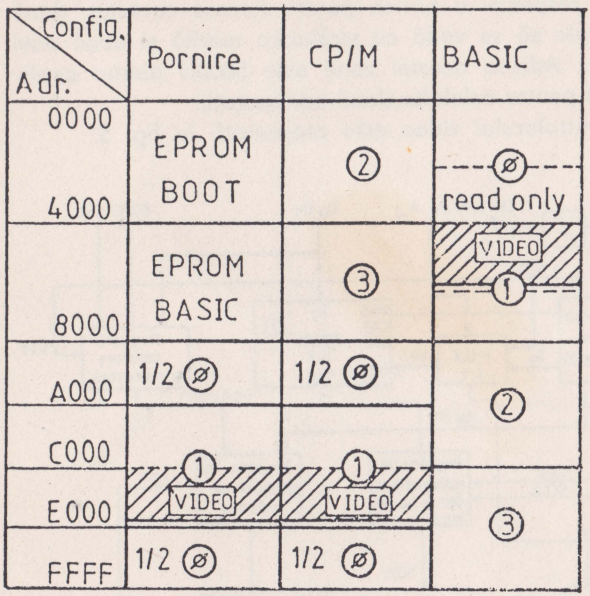


Fig. 4 — Harta memoriei în cele trei configuraţii.

Multiplexoarele u41, u58 asigură schimbarea adreselor de linii şi coloane pentru memoria DRAM 48 Ko (u62-u69, u43-u50, u24-u31). Pentru a creşte viteza de operare sub sistemul de operare CP/M 1/2 din DRAM (1) video este înlocuită cu 1/2 din DRAM (0), altfel execuţia apelurilor BDOS ar fi întîrziată cu stări de aşteptare introduse de arbitrul de memorie. Acest lucru este realizat de porţile u52/12, u52/8, u35/3.

Sub configuraţia BASIC, u54/11 sintetizează semnalul Read only pentru DRAM (0), poarta u17/11 permite accesul întreruperilor de 20mS specifice calculatorului SPECTRUM, iar intrarea asincronă u36/1 forţează starea bistabililor de configurare a memoriei indiferent de schimbarea bitului 7 al registrului R.

1.4 CONTROLORUL VIDEO

Imaginea video este reprezentată în memorie astfel:

— o zonă de 6 Kocteţi, numită zonă de informaţie video de serializare care specifică pentru fiecare punct din ecran tipul său astfel:

— dacă bitul corespunzător este 0 atunci punctul va avea culoarea hîrtiei, iar dacă bitul este 1 atunci el va avea culoarea cernelii corespunzătoare acelui caracter. Adresa acestei zone de 6 Ko este 4000H pentru configurația BASIC și 0C000H pentru celelalte două configurații;

— o zonă de 768 octeți numită zona atributelor de culoare care specifică culoarea cernelii, respectiv a hîrtiei, pentru fiecare caracter, dacă respectivul caracter trebuie să se vadă cu strălucire mărită și dacă acel caracter clipește sau nu. Adresa acestei zone este 5800H pentru configurația BASIC și 0D800H pentru celelalte două configurații.

Schema bloc a controlorului video este prezentată în fig. 5.

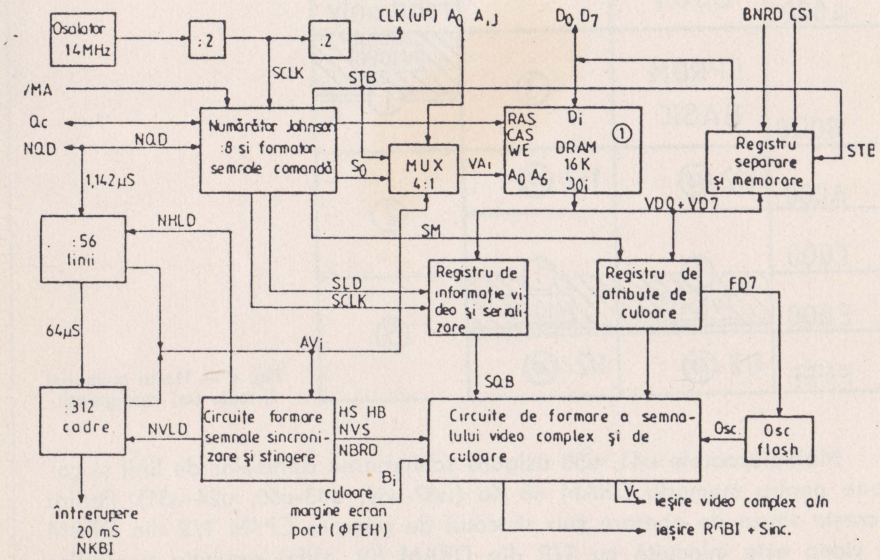


Fig. 5 — **Schema bloc a controlorului video.**

Pornind de la ceasul de 14 MHz obținut de la un oscilator cu porți pilotat cu cuarț u57, printr-o divizare la doi se obține frecvența de punct folosită pentru serializare SCLK — 7MHz, u61. Acest semnal este divizat prin 8 de către numărătorul Johnson realizat cu circuitul u60 — 7495 pentru a se obține frecvența de caracter. Poarta u40/6 împreună cu u57/8 asigură autoamorsarea numărătorului. Principalul avantaj al acestui divizor prin 8 pe 4 biți este faptul că tranzițiile ieșirilor apar pe rînd, la un moment dat schimbîndu-și starea doar o ieșire. Printr-o decodificare simplă cu porți se obțin semnalele de control ale DRAM-16Ko (1) semnalele de comandă ale registrelor de serializare, atribute de culoare precum și strobul registrului de separare și memorare date.

În fig. 6 sînt reprezentate diagramele de timp ale acestor semnale precum şi dublul acces la memoria video.

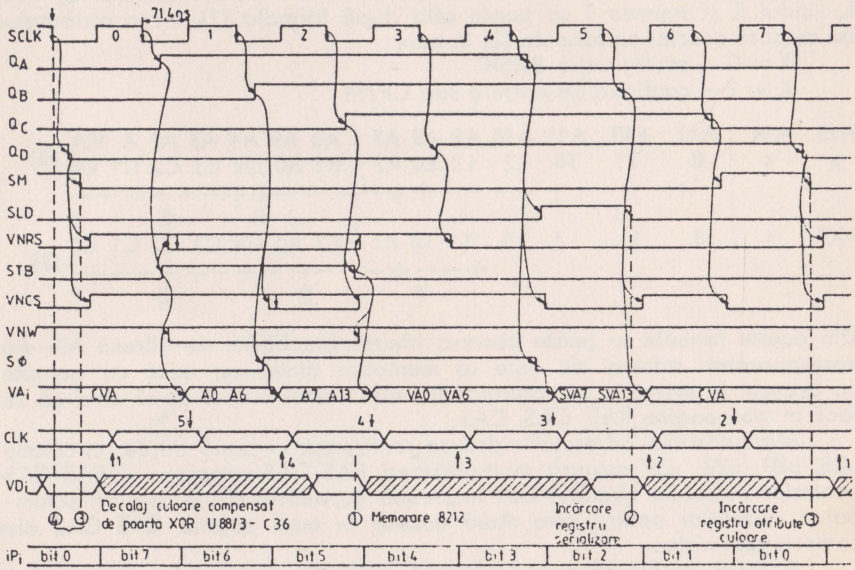


Fig. 6 — **Diagramele de timp ale semnalelor de comandă.**

Pe de o parte controlorul video accesează memoria video la perioade fixe de timp pentru a citi informaţia video de serializare şi atributele de culoare, iar pe de altă parte, unitatea centrală accesează memoria video pentru a schimba imaginea, atributele de culoare, variabilele de sistem, sau pentru a stoca programe sau date.

Pentru a putea calcula uşor adresa oricărui punct de pe ecran precum şi adresa atributului de culoare asociat, facem următoarea împărţire a imaginii de 256x192 puncte sau 32x24 caractere:

— orizontal — 8 puncte alăturate codificate cu 8 biţi B7—B0 formează un caracter;

— imaginea conţine 32 caractere codificate cu 5 biţi C4, C3, C2, C1, C0;

— vertical — 8 linii TV succesive codificate cu 3 biţi L2, L1, L0 formează un caracter;

— 8 rînduri de caractere codificate cu 3 biţi R2, R1, R0 formează o treime a imaginii;
— imaginea conţine 3 treimi codificate cu doi biţi T1, T0, combinaţia 11 neexistînd.

Adresa octetului din care face parte bitul B al caracterului C, linia L, rîndul R şi treimea T se poate afla după formula (1), iar a atributului de culoare asociat cu formula (2) în care:

X = 0 — configuraţie BASIC

X = 1 — configuraţie pornire sau CP/M

```
A15  A14 | A13  A12  A11 A10 A9  A8  A7 | A6  A5  A4  A3  A2  A  10A
 X    1  |  0   T1   T0  L2  L1  L0  R2 | R1  R0  C4  C3  C2  C1  C0   (1)
         |  +----+    +---+---+---+---+ |---+---+---+---+---+---+
              T              L                  R               C
 X*   1  |  0   1    1   0   T1  T0  R2 | R1  R0  C4  C3  C2  C1  C0   (2)
                                +---+---+---+---+---+---+---+
                                    T           R               C
```

Din aceste formule se poate observa identitatea biţilor de adresă A0—A6 corespunzători adresei de linie ai memoriei dinamice, ceea ce permite ca accesul la memorie al controlorului video pentru cele două citiri să se facă în mod pagina RAS, CAS, CAS.

Multiplexarea adreselor video se realizează în două trepte: circuitele u03, u20, u22, u39 asigură multiplexarea RAS-CAS procesor şi RAS-CAS controlor video, iar circuitul U51 împreună cu poarta u19/8 asigură schimbarea adreselor pentru cele două accese în mod pagină CAS CAS ale controlorului video.

Accesul unităţii centrale la DRAM — 1 video este mai puţin prioritar decît al controlorului video şi este controlat de către arbitrul de memorie realizat cu circuitele u02/5 şi u02/9. Cererea de acces este semnalizată prin activarea semnalului NCS1 care activează semnalul NWAIT prin intrarea asincronă u02/1. Momentele posibile de apariţie a cererii de acces sînt marcate pe diagrama CLK a ceasului microprocesorului din fig. 6 avînd indicate alături numărul de stări de aşteptare introduse de către arbitrul de memorie în fiecare caz. Activarea semnalului de acces la memoria video VMA, duce la activarea semnalelor RAS, CAS, WE; în caz de citire octetul dorit este eşantionat şi memorat în registrul de separare şi memorare u76 i8212 — momentul (1) în fig. 6. Pe frontul crescător al semnalului QC este dezactivat semnalul NWAIT, procesorul menţinînd în continuare datele citite din memorie pe magistrala de date prin intermediul semnalelor de selecţie DS ale circuitului i8212.

Accesul controlorului video la DRAM — 1 video se face la fiecare 1,1 μS asigurîndu-se în acest fel şi reîmprospătarea memoriei.

În momentul (2) din fig. 6, se încarcă în registrul de serializare u78, u82, u83, octetul de informaţie, rolul circuitului u83 fiind de a întîrzia cu două perioade SCLK apariţia informaţiei de serializare la intrarea de selecţie a multiplexorului u80.

În momentul (3) se încarcă octetul de atribute în registru de atribute de culoare u77 şi u81.

În momentul (4) apare la ieşirea QB (u83/12) informaţia video serializată. Decalajul de timp dintre momentele (3) şi (4) poate fi compensat cu ajutorul porţii u88/3 şi C36.

Culoarea cernelii sau hîrtiei selectată de u80 este multiplexată încă o dată cu culoarea de margine a ecranului de către u85.

Poarta u87/8 realizează stingerea spotului pe cursa inversă a monitorului. Ieşirile circuitului u85 sînt ponderate pentru obţinerea semnalului de luminanţă şi separate prin u86 pentru obţinerea semnalelor necesare monitorului color RGBI + sincro. T1 + u88/11 formează semnalul videocomplex monocrom.

Oscilatorul u88/6, u88/8 este comandat de semnalul FD7 realizînd împreună cu poarta u88/3 funcţia de clipire. Rezistenţa R43 asigură sincronizarea oscilatorului de clipire cu semnalul de sincronizare pe verticală. Valoarea ei trebuie aleasă astfel încît comutarea oscilatorului să se facă pe oricare linie TV în afară de cele 192 linii vizibile.

Porţile cu diode pentru sinteza semnalului BD6N împreună cu R73 realizează funcţia de strălucire mărită, cu suprimarea acestei funcţii pentru culoarea negru.

Circuitele u12 şi u13 şi porţile u16, u14 formează un divizor cu 56. Ieşirile acestui divizor sînt folosite ca adresă de caracter pentru controlorul video şi stau la baza formării semnalelor de sincronizare şi stingere pe linii. Diagramele de timp asociate sînt prezentate în fig. 7.

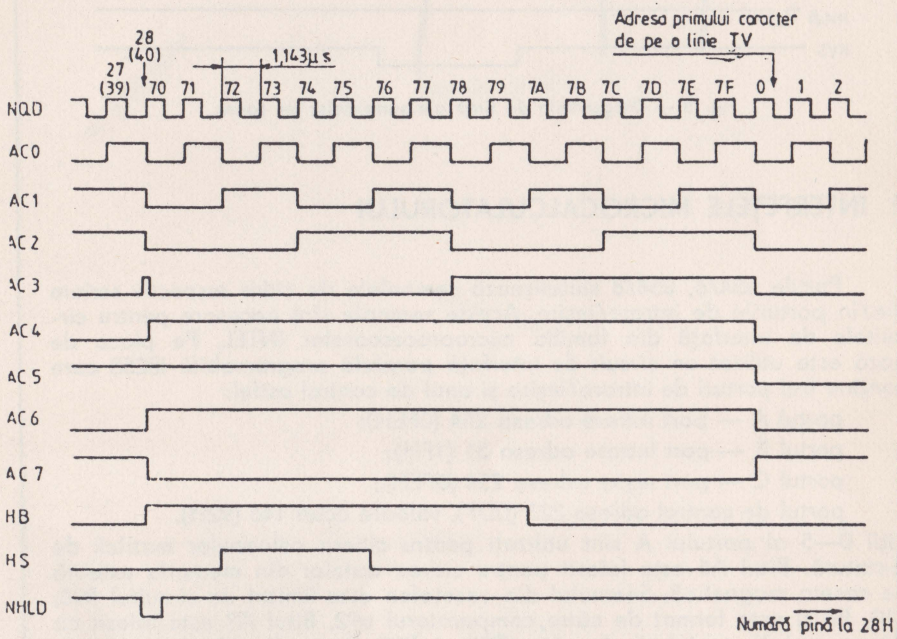


Fig. 7 — **Diagramele de timp ale semnalelor de linii.**

Circuitele u32, u33, u15/9 şi porţile u37, u34 formează un divizor cu 312, ieşirile lor fiind folosite ca adresă de linie, rînd de caractere şi de treime pe de o parte, iar pe de altă parte stau la baza formării semnalelor NBRD şi NVS sincronizare cadre.

Diagramele de timp asociate sînt prezentate în fig. 8.

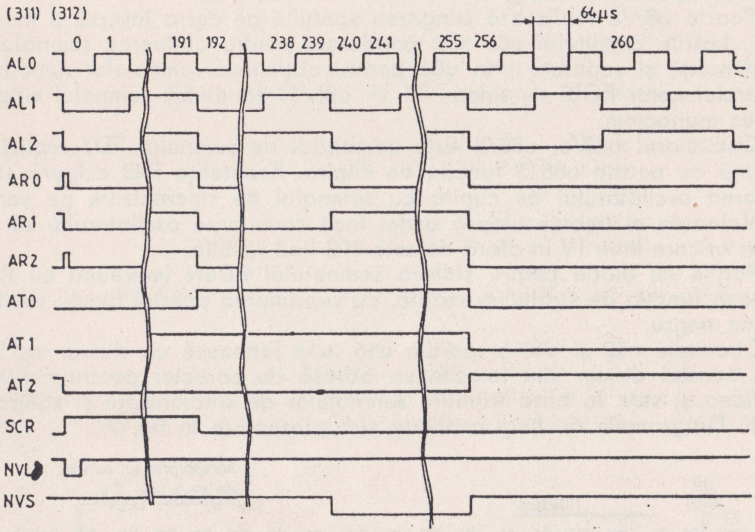


Fig. 8 — **Diagramele de timp ale semnalelor de cadre.**

2. INTERFEȚELE MICROCALCULATORULUI

Porțile u54/6, u54/8 sintetizează semnalele de citire respectiv scriere din/în porturile de intrare/ieșire. Aceste semnale sînt necesare pentru circuitele de interfață din familia microprocesoarelor INTEL. Pe placa de bază este utilizat un circuit de interfață paralelă programabilă i8255 care conține trei porturi de intrare/ieșire și unul de control astfel:

portul A — port intrare adresa 254 (0FEH);

portul B — port intrare adresa 31 (1FH);

portul C — port ieșire adresa 254 (0FEH);

portul de control adresa 223 (0DF), valoare octet 146 (92H).

Biții 0—5 ai portului A sînt utilizați pentru citirea coloanelor matricii de tastatură. Bitul A6 este folosit pentru citirea datelor din memoria externă pe caseta magnetică. Semnalul din casetofon este limitat de circuitul R98, P10, P9 și este format de către, comparatorul u92. Bitul A7 este folosit ca intrare serială protejată de către R94 și P05. Poate fi utilizat ca intrare serială RS — 232C folosind o rutină de recepție a datelor seriale. Biții de intrare ai portului B pot avea o utilizare generală de port paralel de 8 biți la adresa 223 (0DFH) cu semnalele de protocol PA5 intrare și PC5 ieșire. Biții 0—4 ai portului B pot fi utilizați ca interfață joystick compatibil Kempston. Rezistențele R99:106 asigură citirea valorii 0 în repaus, rezistența R 107 asigură nivelul logic 1 prin unul din contactele joystickului.

Biţii 0—2 ai portului C sînt folosiţi pentru memorarea culorii de margine a ecranului (BORDER). Bitul 3 este folosit ca ieşire pentru casetofon. Rezistenţele R97, R98 şi diodele P06, P07 asigură un nivel optim pentru majoritatea casetofoanelor. Bitul 4 este folosit ca ieşire audio. Circuitul i8255 poate comanda direct prin C45 o capsulă telefonică montată în cutie. Bitul 5 — bit de ieşire cu utilizare generală. Poate fi utilizat ca semnal de protocol pentru portul B. Bitul 6 — bit de ieşire. Indică configuraţia selectată la pornire. Într-o anumită configuraţie poate fi folosit ca bit cu utilizare generală. Bitul 7 — ieşire serială. Este separat şi inversat de u87/11, nivelul fiind adaptat de către T2 pentru a fi compatibil RS 232-C. Este

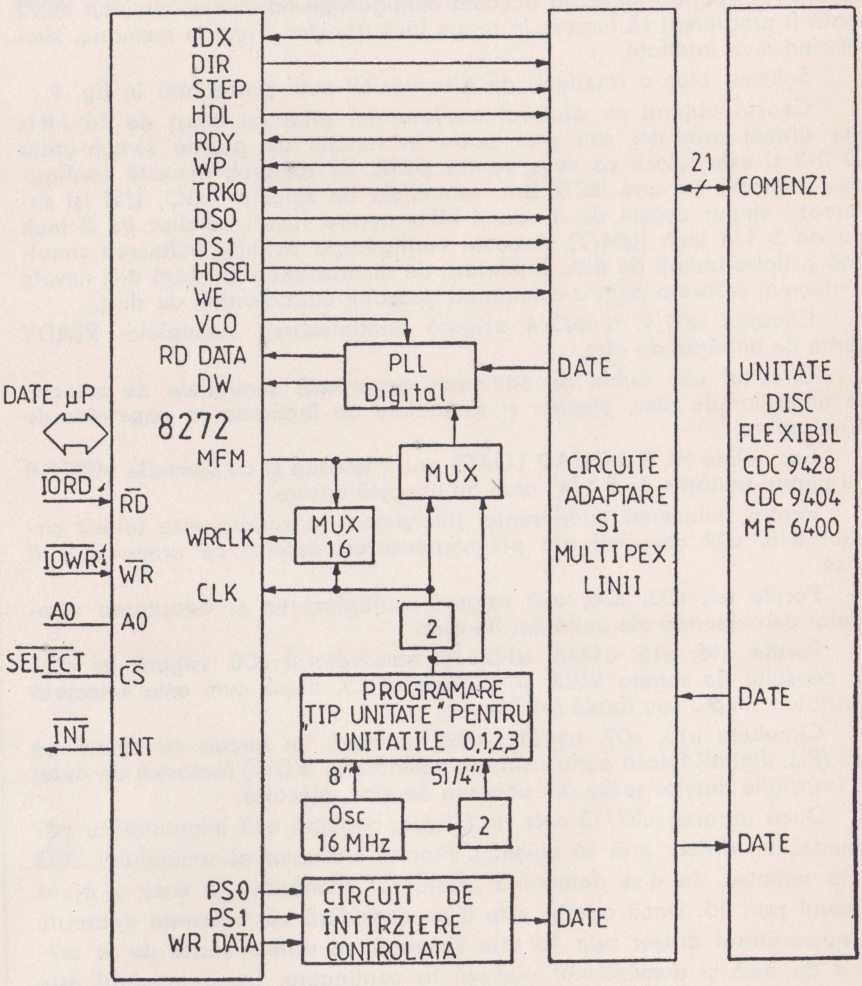


Fig. 9 — Schema bloc a interfeţei de disc flexibil.

folosit ca bit de transmisie date seriale către o imprimantă sau către un alt calculator utilizînd o rutină de emisie.

Interfața de disc flexibil este realizată pe o placă separată cu ajutorul circuitului specializat controlor de disc flexibil i8272.

Pentru a putea utiliza facilitățile oferite de modul 2 de întreruperi al microprocesorului, întreruperile generate de i8272 sînt trecute prin circuitul contor temporizator u01 Z80 CTC. Acest circuit are patru circuite numărătoare din care canalele 0-2 sînt cascadate. Prin programare canalul 0 CTC dă cîte o întrerupere pentru fiecare octet ce urmează a fi transferat între i8272 și microprocesor; canalele 1 și 2 cascadate dau o întrerupere la sfîrșit de sector generînd și semnalul de terminare a numărării (TC) pentru i8272. În această configurație hardware, circuitul i8272 poate fi programat să lucreze în regim fără transfer direct la memorie, simplificînd mult interfața.

Schema bloc a interfeței de disc flexibil este prezentată în fig. 9.

Ceasul obținut cu ajutorul oscilatorului pilot cu cuarț de 16 MHz este divizat prin doi sau prin patru în funcție de poziția switch-urilor SD 0-3 și este folosit ca ceas pentru i8272. Se remarcă această configurație originală în care i8272 prin semnalele de selecție USO, USI își selectează singur ceasul de 8 sau 4 MHz pentru lucrul cu disc de 8 inch sau de 5 1/4 inch (u04/7). Această configurație permite utilizarea simultană a două unități de disc, indiferent de dimensiunea lor, fără a fi nevoie a interveni software pentru comutarea ceasului controlorului de disc.

Circuitul u04/9 și u03/4 asigură multiplexarea semnalelor READY oferite de unitățile de disc.

Circuitul u05 dublu decodificator generează semnalele de selecție ale unităților de disc, precum și semnalele de încărcare a capetelor de citire/scriere.

Semnalele HL 0-3 (HEAD LOAD) pot fi folosite și ca semnale MOTOR ON pentru unitățile de 5 1/4" care au această intrare.

Pentru reducerea interferenței intersimbol la scriere este folosit circuitul u18, u12 care asigură precompensarea datelor ce urmează a fi scrise.

Porțile u6, u03, u06, u10 asigură multiplexarea și adaptarea semnalelor de comandă ale unităților de disc.

Porțile u16, u15, u14/6, u14/8 și numărătorul u08 asigură generarea ceasului de scriere WCK și a ceasului CK după cum este selectată densitatea simplă sau dublă (MFM).

Circuitele u13, u07, u14/12, u09 formează un circuit cu calare pe faza (PLL digital) folosit pentru sinteza semnalului (RDW) fereastră de date, din tranzițiile datelor sosite din unitatea de disc selectată.

Dacă intrarea u07/13 este în 1 logic, circuitul u13 împreună cu u07 formează un divizor prin 16 obișnuit. Frontul crescător al semnalului USD de la unitatea de disc determină „testarea" numărului la care a ajuns divizorul prin 16. Dacă acesta este 0 se consideră că frecvența generată de numărătorul divizor prin 16 este sincronă cu datele sosite de la unitatea de disc și numărătorul numără în continuare. Dacă numărul este diferit de zero se produce un salt cu plus sau cu minus în secvența de

numărare de una sau două unităţi în funcţie de decalajul apărut, în aşa manieră încît să se apropie numărul din divizor de valoarea corectă de sincronism. Programarea PROM-ului 74188 se face astfel:

Adresa	Conţinut	Decalaj	Adresa	Conţinut
00	01	0	10	01
01	01	—1	11	02
02	02	—1	12	03
03	03	—1	13	04
04	03	—2	14	05
05	04	—2	15	06
06	05	—2	16	07
07	06	—2	17	08
08	0B	+2	18	09
09	0C	+2	19	0A
0A	0D	+2	1A	0B
0B	0E	+2	1B	0C
0C	0F	+2	1C	0D
0D	0F	+1	1D	0E
0E	00	+1	1E	0F
0F	01	+1	1F	00

Circuitul u09/6 asigură o divizare prin doi a semnalului de la ieşirea divizorului prin 16 astfel că semnalul RDW (fereastră de date) se obţine printr-o divizare prin 32 a ceasului CK cu corecţia decalajului care apare între RDW şi datele citite de pe discul flexibil.

3. TASTATURA

Tastatura este compusă din 58 de taste, dintre care 48 sînt organizate într-o matrice de 8x6, iar 10 sînt folosite pentru a realiza unele comenzi care la ZX SPECTRUM se obţin prin apăsarea simultană a tastei Caps-Shift şi a încă o (tastă).

Sesizarea unei taste apăsate se face în următorul mod: la interogarea tastaturii, pe liniile tastaturii se conectează cele 8 adrese superioare ale microprocesorului (A8 — A15) separate prin diodele p11 — p18. Pe durata unui ciclu de citire a tastaturii acestea sînt puse pe rînd în starea 0, celelalte 7 fiind în stare 1 logic. Dacă o tastă este apăsată, prin contactul electric realizat în nodul respectiv al matricei, nivelul 0 logic care apare pe linia corespunzătoare tastei apăsate se propagă prin coloana (k0 — k6) corespunzătoare tastei apăsate la intrarea portului PA din circuitul i8255. Schema electrică a tastaturii este prezentată în figurile 10 şi 11.

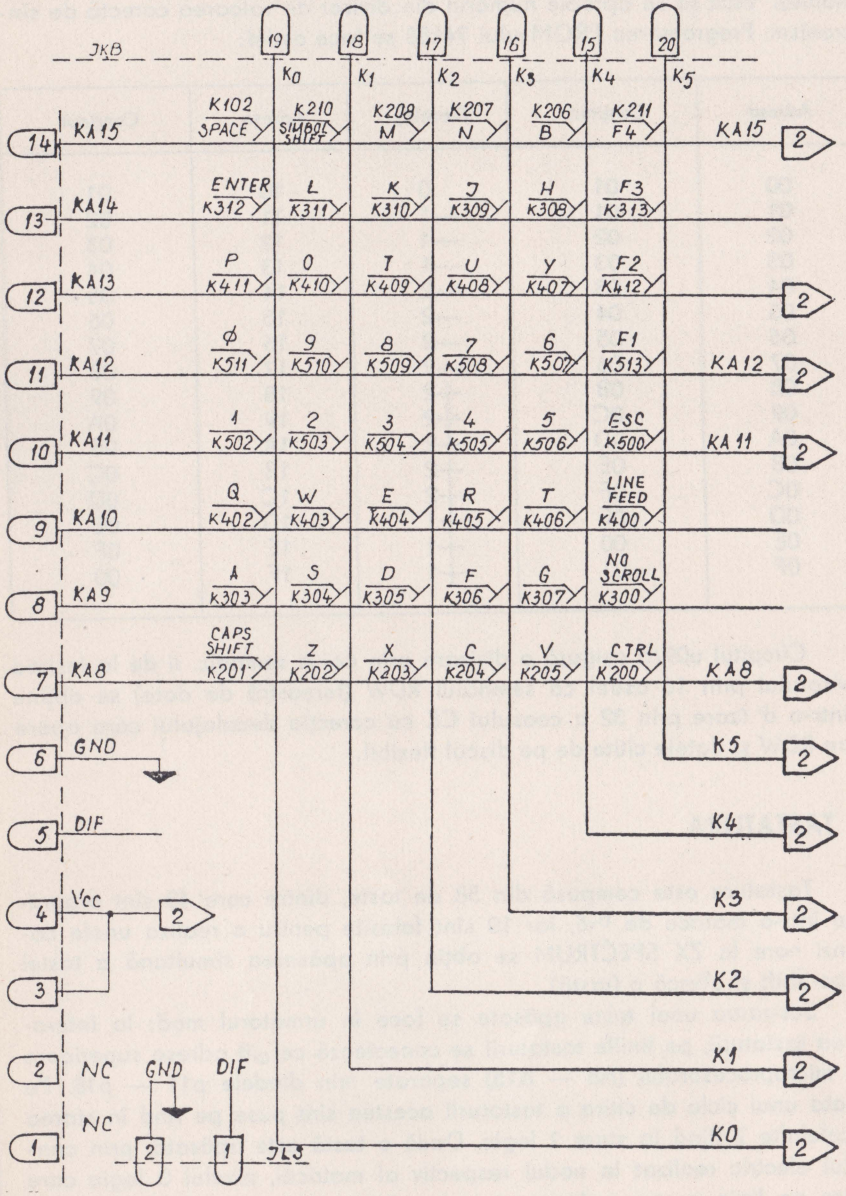


Fig. 10 — Schema electrică a tastaturii.

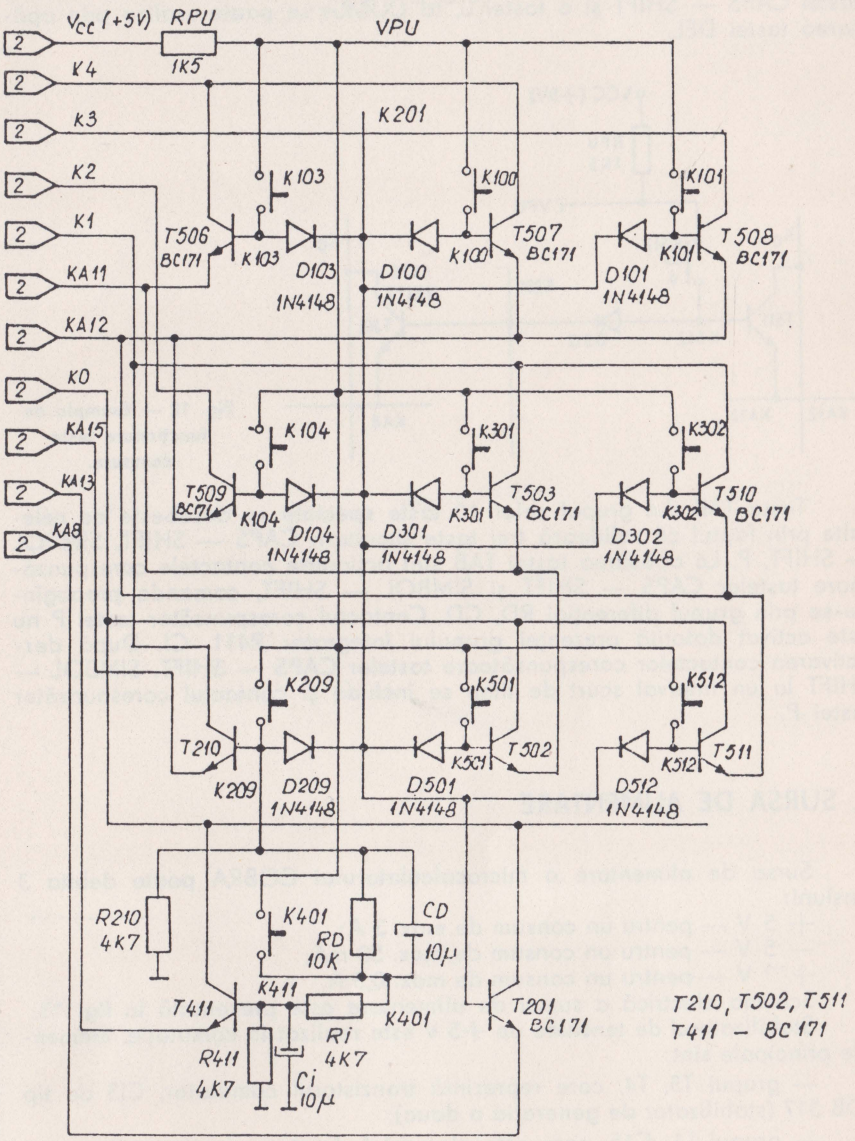


Fig. 11 — Schema electrică a tastaturii.

Realizarea unei comenzi cu una dintre cele 10 taste speciale amintite mai sus se poate studia pe exemplul din figura 12; comanda DEL (ştergere) care se obţine la ZX SPECTRUM prin apăsarea simultană a tastei CAPS — SHIFT şi a tastei 0, la COBRA se poate realiza prin apăsarea tastei DEL.

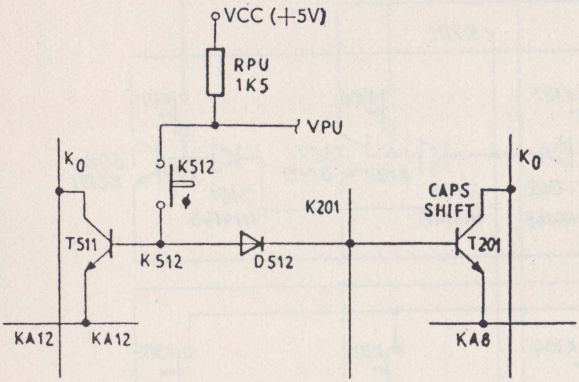


Fig. 12 — **Exemplu de funcţionare taste compuse.**

Tasta TAB din grupul celor 10 taste speciale se dosebeşte de celelalte prin faptul că validează trei taste simultan: CAPS — SHIFT, SIMBOL — SHIFT, P. La apăsarea tastei TAB sînt acţionate contactele corespunzătoare tastelor CAPS — SHIFT şi SIMBOL — SHIFT, comanda propagîndu-se prin grupul diferenţial RD, CD. Contactul corespunzător tastei P nu este activat datorită prezenţei grupului integrator R411, CI. După dezactivarea contactelor corespunzătoare tastelor CAPS — SHIFT, SIMBOL — SHIFT la un interval scurt de timp se închide şi contactul corespunzător tastei P.

4. SURSA DE ALIMENTARE

Sursa de alimentare a microcalculatorului COBRA poate debita 3 tensiuni:

+ 5 V — pentru un consum de max. 3 A;
— 5 V — pentru un consum de max. 50 mA;
+12 V — pentru un consum de max. 0,3 A.

Schema electrică a sursei de alimentare este prezentată în fig. 13.

Stabilizatorul de tensiune de +5 V este realizat în comutaţie. Elementele principale sînt:

— grupul T5, T4, care reprezintă tranzistorul comutator, CI3 de tip ROB 317 (stabilizator de generaţia a doua);

— grupul L1, C15, care este elementul de stocare a energiei;

— dioda D5, care asigură închiderea circuitului sarcinii pe durata blocării tranzistorului comutator;

— grupul R10, C14, R9.

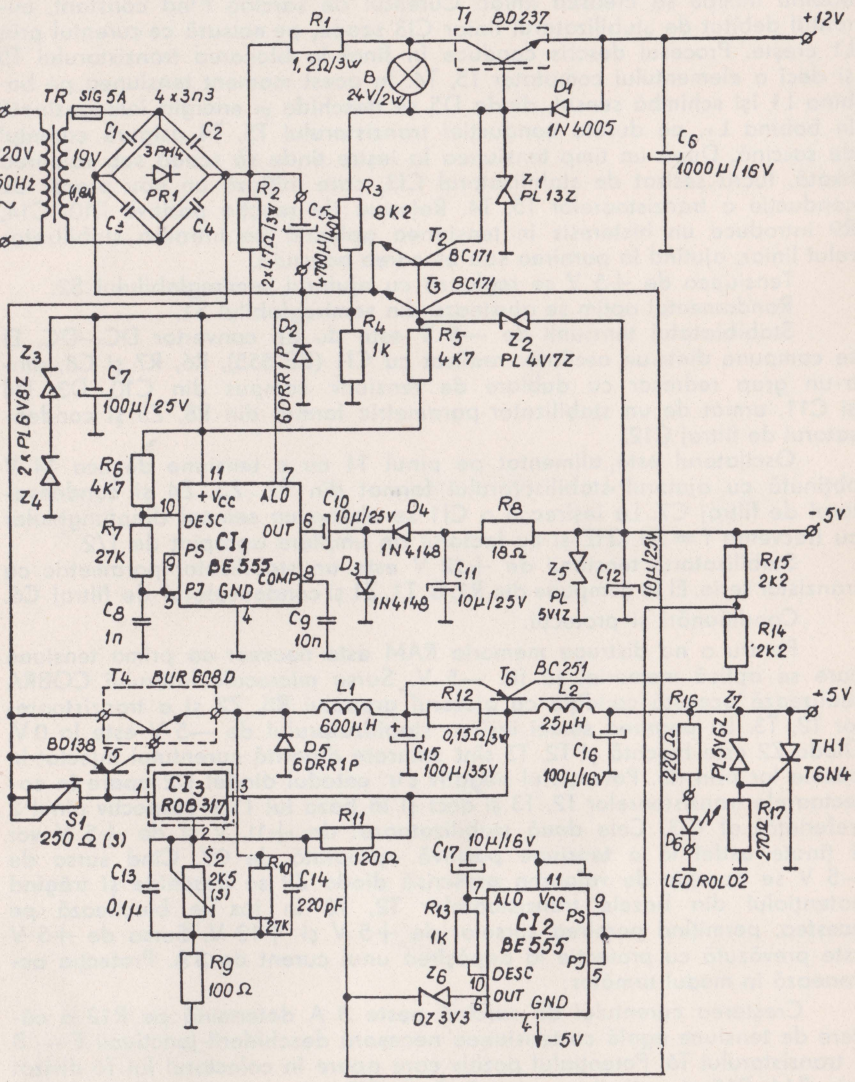


Fig. 13 — Schema electrică a sursei de alimentare.

La pornire, curentul prin sarcină este furnizat de circuitul stabilizator CI3. Pe măsură ce curentul de intrare crește, căderea de tensiune pe S1 deschide elementul comutator compus din T5, T4 și curentul prin bobină începe să crească liniar. Curentul de sarcină fiind constant, curentul debitat de stabilizatorul liniar CI3 scade, pe măsură ce curentul prin L1 crește. Procesul descris conduce în final la blocarea tranzistorului T5 și deci a elementului comutator T5, T4. În acest moment tensiunea pe bobina L1 își schimbă sensul, dioda D5 se deschide și energia înmagazinată în bobina L1, pe durata conducției tranzistorului T5, T4 asigură curentul de sarcină. După un timp tensiunea la ieșire tinde să scadă sub valoarea fixată, lucru sesizat de stabilizatorul CI3, care inițiază un nou proces de conducție a tranzistoarelor T5, T4. Rețeaua de reacție pozitivă R10, C14, R9 introduce un histeresis în tensiunea aplicată pe intrarea stabilizatorului liniar, ajutînd la pornirea sau blocarea acestuia.

Tensiunea de +5 V se reglează cu ajutorul semireglabilului S2.

Randamentul optim se ajustează din semireglabilul S1.

Stabilizatorul tensiunii de —5 V este de tip convertor DC—DC. El se compune dintr-un oscilator realizat cu CI1 (BE 555), R6, R7 și C8, dintr-un grup redresor cu dublare de tensiune compus din C10, D3, D4 și C11, urmat de un stabilizator parametric format din R8, Z5 și condensatorul de filtraj C12.

Oscilatorul este alimentat pe pinul 11 cu o tensiune de cca 14 V obținută cu ajutorul stabilizatorului format din R2, Z3, Z4 și condensatorul de filtraj C7. La ieșirea 6 a CI1 se obține un semnal dreptunghiular cu frecvența f = 20 KHZ și cu factorul de umplere apropiat de 1/2.

Stabilizatorul tensiunii de +12 V este un stabilizator parametric cu tranzistor serie. El se compune din R1, B, T1, Z1 și condensatorul de filtraj C6.

Condiționări și protecții.

Pentru a nu distruge memoria RAM este necesar ca prima tensiune care se aplică memoriei să fie —5 V. Sursa microcalculatorului COBRA realizează această condiție cu ajutorul grupului R5, Z2 și a tranzistoarelor T2, T3. La pornirea sursei ieșirea stabilizatorului de —5 V este la 0 V. Dioda Z2 este blocată și T2, T3 sînt saturate datorită curentului injectat în bazele lor prin R5. Potențialul negativ din catodul diodei D2 apare în colectoarele tranzistoarelor T2, T3 și deci și în baza lui T1 și respectiv pinul 2 (referință) al CI3. Cele două stabilizatoare: de +12 V și de +5 V vor fi ținute astfel la o tensiune pozitivă apropiată de 0V. Cînd sursa de —5 V se apropie de valoarea prescrisă dioda Z2 se deschide și trăgînd potențialul din bazele tranzistoarelor T2, T3 în jos le blochează pe acestea, permițînd pornirea surselor de +5 V și +12 V. Sursa de +5 V este prevăzută cu protecție la depășirea unui curent de 3 A. Protecția acționează în modul următor:

Creșterea curentului de sarcină peste 3 A determină pe R12 o cădere de tensiune egală cu tensiunea necesară deschiderii joncțiunii E — B a tranzistorului T6. Potențialul pozitiv care apare în colectorul lui T6 divizat prin R14, R15 și aplicat pe pinii 5, 9 ai CI2 este mai mare decît pragul de sus de basculare al C12, care lucrează ca bistabil, CI2 care la inițializare (pornirea sursei) are ieșirea 6 în stare sus (0V), basculează în stare jos (—5 V). Dioda Zenner Z6 se deschide fixînd potențialul față de masă al pinului 2 (ADJ) al CI3 la aproximativ —1,2 V. La ieșire tensiunea va fi egală cu suma dintre căderea de tensiune pe S2, R9 și căderea de ten-

siune pe R11 (1,2 V — val. de catalog), adică aproximativ 0V. Rearmarea tensiunii de +5 V se face prin oprirea și pornirea din nou de la întrerupătorul de rețea. Datorită toleranțelor strînse admise pentu trensiunea de +5 V, (+, —0,25 V) pentru evitarea creșterilor accidentale de tensiune de +5 V, a fost prevăzută și o protecție de tip crowbar, compusă din TH1, Z7, R17 care la depășirea unei tensiuni de aproximativ 6V acționează protecția de supracurent prin deschiderea lui TH1.

Protecția pe sursa de +12 V acționează în felul următor: la apariția unui scurtcircuit pe +12 V, în baza tranzistorului T1 apare un potențial pozitiv față de masă < 1 V, care prin divizorul R3, R4 se aplică pe pinul 7 (ALO) al CI1, blocînd oscilatorul. Astfel dispare tensiunea de —5 V, Z2 se blochează, se deschid tranzistoarele T2, T3 și prin intermediul lui T2 saturat, se menține starea blocată a oscilatorului realizat cu CI1. Becul B a fost inclus în schema stabilizatorului de +12 V datorită caracteristicii neliniare a rezistenței sale, realizîndu-se astfel o limitare a curentului de scurtcircuit prin limitarea curentului de bază a tranzistorului T1. Prin intermediul lui T3 saturat și tensiunea de +5 V va fi apropiată de 0V, în concluzie un scurtcircuit pe sursa de +12 V duce la blocarea tuturor celor 3 tensiuni. Rearmarea se face prin oprirea și apoi pornirea din nou de la întrerupătorul de rețea.

Protecția pe sursa de —5 V acționează în felul următor:

— un scurtcircuit de —5 V face ca Z2 să se blocheze, T2, T3 se satureazǎ și prin intermediul lui T2, R3, R4, potențialul pe pinul 7 al CI1 este apropiat de 0V, blocînd oscilatorul realizat cu CI1. Este evident că această stare este menținută pînă la rearmarea sursei. Toate cele trei stabilizatoare sînt blocate pînă la oprirea și apoi pornirea sursei din întrerupătorul de rețea.

Punerea în funcțiune:

După verificarea conexiunilor se deconectează un pin al diodei Z7 pentru a evita intrarea protecției crowbar, se poziționează S1 pe mijloc, de cursă și S2 la rezistența minimă, după care se alimentează montajul de la rețea. Se verifică prezența tensiunii de —5 V. Dacă nu există, se verifică oscilatorul cu CI1. În continuare se verifică tensiunea de +12 V după care se reglează tensiunea de +5 V în gol. Se conectează sonda osciloscopului între catodul diodei D5 și masă. Sistemul trebuie să oscileze.

În continuare se conectează pe +5 V o sarcină de circa 1,3 Ohmi la minim 12 W, pe +12 V o sarcină de 39 Ohmi/5 W, iar pe —5 V o sarcină de 100 Ohmi/0,5 W.

Se verifică din nou toate tensiunile, la bornele sarcinilor ajustînd tensiunea de +5 V din S2. Se oscilografiază tensiunea pe D5 verificînd că frecvența să fie aproximativ 33 KHZ (+2KHZ, — 4KHZ) iar amplitudinea aproximativ 18 V.

Un reglaj fin de frecvență se poate obține și prin modificarea rezistenței R10.

Pentru găsirea randamentului maxim se scoate siguranța din soclul de pe placă, în locul ei inserîndu-se un ampermetru de curent alternativ (MAVO — 35 pe 5A ~). Se pornește sursa și se reglează S1 cu grijă pînă la găsirea unui minim. Apoi se verifică din nou tensiunea pe +5 V și se ajustează.

Se încearcă protecțiile la scurtcircuit pe +12 V și —5 V, respectiv acționarea protecției pe +5 V la un curent de sarcină > 3 A. Se conec-

tează Z7 şi se ridică tensiunea pe sursa de +5 V din S2 pînă acţionează TH1. După această ultimă verificare se reajustează tensiunea de +5 V. Cu aceasta sursa este pregătită pentru exploatare.

ATENŢIE !

Nu introduceţi şi nu scoateţi mufa de alimentare (j9) în timpul funcţionării sursei de alimentare; se pot distruge memoriile cu trei tensiuni (4116).

5. LISTA DE COMPONENTE – INTERFAŢA DISC FLEXIBIL

cod	tip
u01	Z80A-CTC
u02	i8272A
u03	74(LS)14/7404
u04	74(LS)153
u05	74156/74155
u06	7438/7403
u07	74S174
u08	74(LS)193
u09	74(LS)74
u10	74(LS)08
sw	dip-switch
u12	74(LS)153
u13	74(S)188
u14	74(LS)10
u15	74(LS)51
u16	74(LS)04
u17	74(LS)74
u18	7495
xtal	16 Mhz
R01	150/0.5W
R02	150/0.5W
R03	150/0.5W
R04	150/0.5W
R05	1K/0.5W
R06	150/0.5W
R07	150/0.5W
R08	150/0.5W
R09	150/0.5W
R10	470/0.5W

R11	470/0.5W
R12	470/0.5W
R13	470/0.5W
R14	680/0.5W
R15	680/0.5W
R16	4K7/0.5W
c01	1μ0/35V
c02	100n/50V
c03	1μ0/35V
c04	100n/50V
c05	220p/30V
c06	220p/30V
jex	201.607 RC
jfdd	201.243 RC
pcb	CX-FDC PCB rel 2.0 921442432

6. LISTA DE COMPONENTE – MICROCALCULATOR COBRA

cod	tip	buc
u01	2716	8
u18, u23, u42, u59, u75, u84, u91	(2732)	(4)
u02, u15, u36, u61	74(LS)74	4
u03, u20,	74(LS)153	4
u22, u39		
u[04:11], u[24:31], u[43:50], u[62:69]	4116 (4516)	32

u12, u13, u32, u33	74(LS)193	4
u14, u40, u52	74(LS)10	3
u16, u17, u37, u54, u87, u55	74(LS)00	6
u19, u38	74(LS)08	2
u21	74(LS)51	1
u34	74(LS)20	1
u35, u88	74(LS)86	2
u41, u58	74157	2
u51, u80, u85	74(LS)157	3
u53, u57	74(LS)04	2
u56, u70	74(LS)42	2
u60, u[77:78], u[81:83]	74(LS)95	6
u[71:74], u86	74(LS)07	5

u76	i8212	1
u79	i8255	1
u89	2716 (2732) (2764) (27128)	1
u90	Z80A-CPU	1
u92	741	1
xtal	14 MHz	1
t1	2N2222	1
t2	BC 251	1
p[01:04], p[06:07], p[09:18]	1N4148	16
p05, p08	DZ 4V7	2
1s	capsulă telefonică	1
j1	300.066	1
j2	300.064 300.060	1
j3, j4, j9	303.608A	3
j5	201.577	1
j6	300.062	1
j7	201.561	1
j8	201.161 RC+	1
	201.146 RC	1
jex	201.619 RC	1

k1	EA-5993	1
sb	SWITCH	1
ss	DIP-SWITCH	1
R[01:05], R[07:08], R[18:19], R21, R[24:25], R[28:30], R[32:33], R[36:37], R[39:41]	33	22
R06, R20, R22, R23, R26, R27, R31, R34, R42, R73, R94, R96	1K0	12
R[99:106]	8K2	8
R09, R84, R87, R107	2K2	4
R[10:17], R69, R85, R[108:113]	4K7	16
R35, R38	680	2
R43	1-4K7*	1

R44	330-390	1
R[45:47], R[49:66]	620	21
R48, R92	150/0.5W	2
R70	330/0.5W	1
R[67:68] R[89:90], R95, R[97:98]	10K	7
R71, R91, R75, R76, R77	100/0.5W	5
R72, R[78:83]	470	7
R73	1K	1
R74,RN	240	1
R86	220/0.5W	1
R93	75/0.5W	1
Rw	4K7	1
c[01:05], c[07:13], c[16:23], c[25:29], c[31:32], c[37:39], c41, c[46:48]	100n/30V	34
c14, ccS cAT, cHB	150pF	4
c15, c45	10μ/10V	2
c24	220p	1
c30	15pF	1
c[33:35], c40	1-10μ/35V	4

c36	270p	1
c42	100-220μ/6V	1
c43	100-330μ/6V	1
c44	150-330μ/10V	1
cXR ccc	390pF*	2
pcb	921442431	1

7. LISTA DE COMPONENTE – TASTATURA

cod	tip	buc
t201, t210, t411, t[502:503], t[506:511]	BC 171	11
d[100:101], d[103:104], d209,	1N4148	9
d[301:302], d501, d512		
cd, ci	10μ/35V	2
r201 r411, ri	4K7/0.125W	3
rd	10K/0.125W	1
rpu	1K5/0.125W	1
jkb	201.606	1

	369.108.151	116
	369.108.152	58
	369.108.154	58
	369.108.155	58
	369.108.169	2
	369.108.170	1
k[100:101], k[103:104], k200, k209, k211, k[300:302], k313	369.108.153y	11
k102	369.108.159x	1
k201, k210	369.108.158x	2
k[202:208] k[303:311]	369.108.153x	16
k312	369.108.163x	1
k400, k412	369.108.156y	2
k401	369.108.162y	1
k[402:411],	369.108.156x	10
k500, k513	369.108.157y	2
k501, k512	369.108.164y	2
k[502:511]	369.108.157x	10

8. LISTA DE COMPONENTE – SURSA

CI1	— BE 555
CI2	— BE 555

CI3	— ROB 317 (TO — 39)
T1	— BD 237
T2,T3	— BC 171
T4	— BUR 608
T5	— BD 138
T6	— BD 251
PR1	— 3PM05
D1	— 1N4001
D2	— 6DRR1P
D3, D4	— 1N4148
D5	— 6DRR1P
D6	— LED ROL 02
Z1	— PL 13Z
Z2	— PL 4V7Z
Z3, Z4	— PL 6V8Z
Z5	— PL 5V1Z
Z6	— DZ 3V3
Z7	— PL 5V6Z
C1, C2, C3, C4	— 3n3(CLX 12.15)
C5	— 4700μF/40Vc.c(EG 76.91)
C6	— 1000μF/16Vc.c(EG 61.44)
C7	— 10 μ F/25Vc.c(EG 52.53)
C8	— 1nF (CLY 12.06)
C9	— 10nF (CLX 12.15)
C10, C11, C12	— 10-μ F/25Vc.c. (EG 52.44)
C13	— 100nF (CLY 32.15)
C14	— 220pF (CLZ 12.06)
C15	— 100μF/35Vc.c CTS-M)
C16	— 100μF/16Vc.c (EG 61.21)
C17	— 10μF/16Vc.c (EG 52.43)
R1	— 1,2/3W (RBC-1002)
R2	— 2x47/3W (RBC-1002)
R3	— 8K2 (RCG 10.50)
R4	— 1K (RCG 10.50)
R5, R6	— 4K7 (RCG 10.50)
R7	— 27K (RCG 10.50)
R8	— 18K (RCG 10.50)
R9	— 100 (RCG 10.50)
R10	— 27K (RCG 10.50)
R11	— 120 (RCG 10.50)
R12	— 0,15 (RBC-1002)
R13	— 1K (RCG 10.50)
R14, R15	— 2K2 (RCG 10.50)

R16	— 220 (RCG 10.50)
R17	— 270 (RCG 10.50)
S1	— 250 (P32824)
S2	— 2K5 (P32824)

Alte materiale

— TR 220V/19VS=8 cmp.
N2-96sp. Cu Sm 0.95
N1-1067sp. Cu Em 0.2

— Mufă DIN 5 pini (303608)
— B — bec tip auto 24V/2W
— Soclu siguranţă pentru implantare în cablaj
— L1=600μH (Cu Em 1.2 pe oala de ferită 34x28)
Ex: AL=570nH/sp : n=33sp.
— L2=25μH (Cu Em 1.2 pe oala ferită 23x17)
Ex: AL=280nH/sp : n=10sp.

CONECTORII – lista de semnale

j1 — conector video

1 — VVM	—	alimentare modulator
2 — GND	—	masa
3 — VR	—	culoare roşu
4 — VG	—	culoare verde
5 — VB	—	culoare albastru
6 — VI	—	strălucire
7 — VC	—	semnal video complex monocrom
8 — VS	—	semnal sincronizare pozitiv
9 — VNS	—	semnal sincronizare negativ

j2 — conector RS 232

2 — TxD
3 — RxD
7 — GND

j3 — conector auxiliar

1,4 — AA	—	ieşire difuzor
2 — GND	—	masa
3,5 — ATR	—	semnal audio formatat

j4 — conector casetofon

1,4 — ATO — ieşire spre casetofon

2 — GND — masa
3,5 — ATI — intrare dinspre casetofon

j5 — conector port intrare 8 biţi adresa 0DFH

1a — 8a — GND — masa
9a — 10a — Vcc — +5V
1b — PB0
2b — PB1
3b — PB2
4b — PB3 Port intrare 0DFH
5b — PB4
6b — PB5
7b — PB6
8b — PB7
9b — K5 — bit 5 port 0FEH — intrare
10b — 05 — bit 5 port 0FEH — ieşire

j6 — conector Joystick

1 — PB0 — dreapta
2 — PB1 — stînga
3 — PB2 — jos
4 — PB3 — sus
5 — NC
6 — PB4 — buton
7 — NC
8 — JSC — comun
9 — NC

j7 — conector tastatură

1a — NC
2a — Vcc — +5V
3a — DIF — ieşire capsulă telefonică
4a — KA8 — A8 — tastatură
5a — KA10 — A10
6a — KA12 — A12
7a — KA14 — A14
8a — K3 — bit 3 port 0FEH — intrare
9a — K2 — bit 2
10a — K0 — bit 0
1b — NC
2b — VCC — +5V
3b — GND — masa
4b — KA9 — A9 tastatură
5b — KA11 — A11 tastatură

6b	— KA13 — A13 tastatură
7b	— KA15 — A15 tastatură
8b	— K4 — bit 4
9b	— K1 — bit 1
10b	— K5 — bit 5

j8 — conector extensie

	a	b	c
1	VDD	VDD	VDD
2	GND	GND	GND
3	VBB	VBB	VBB
4	VCC	VCC	VCC
5	BA15	—	BA14
6	BA7	—	BA8
7	BA6	—	BA9
8	BA5	—	BA11
9	BA4	—	—
10	BA3	—	BA10
11	BA2	—	NP0
12	BA1	—	D7
13	BA0	—	D6
14	D0	—	D5
15	D1	—	D4
16	D2	—	D3
17	BA12	—	BA13
18	—	—	—
19	—	—	—
20	06	—	05
21	IEI	—	—
22	IEO	—	—
23	NIOWR	—	NIORD
24	BNRD	—	BNIORQ
25	BNWR	—	BNMREQ
26	BNRFSH	—	BNM1
27	NHALT	—	NWAIT
28	NBUSACK	—	NNMI
29	NRST	—	NBUSRQ
30	POR	—	NINT
31	GND	GND	GND
32	BCLK	BCLK	BCLK

j9 — conector alimentare

1 — VDD +12V
2 — GND masa

3 — VCC +5V
4 — VBB —5V
5 — GND masa

jEX — conector interfață disc flexibil

	a	b
1	VCC	VCC
2	D3	D4
3	D2	D5
4	D1	D6
5	D0	D7
6	—	—
7	POR	BNRD
8	BA7	NIORD
9	SI/TRG3	NIOWR
10	BA4	BNIORQ
11	BA3	IEO
12	NRST	NINT
13	BA2	IEI
14	BCLK	BNM1
15	GND	GND

jFDD — conector unitate disc flexibil

1a	NSS
2:20a	GND
1b	NUSD
2b	NTR00
3b	NWP
4b	NIX
5b	NRDY0
6b	NRDY1
7b	NRDY2
8b	NRDY3
9b	NS0
10b	NS1
11b	NS2
12b	NS3
13b	NHL3
14b	NHL2
15b	NHL1
16b	NHL0
17b	NWD
18b	NST
19b	NDIR
20b	NWG

9. ANEXA 1

Scheme electrice microcalculator COBRA

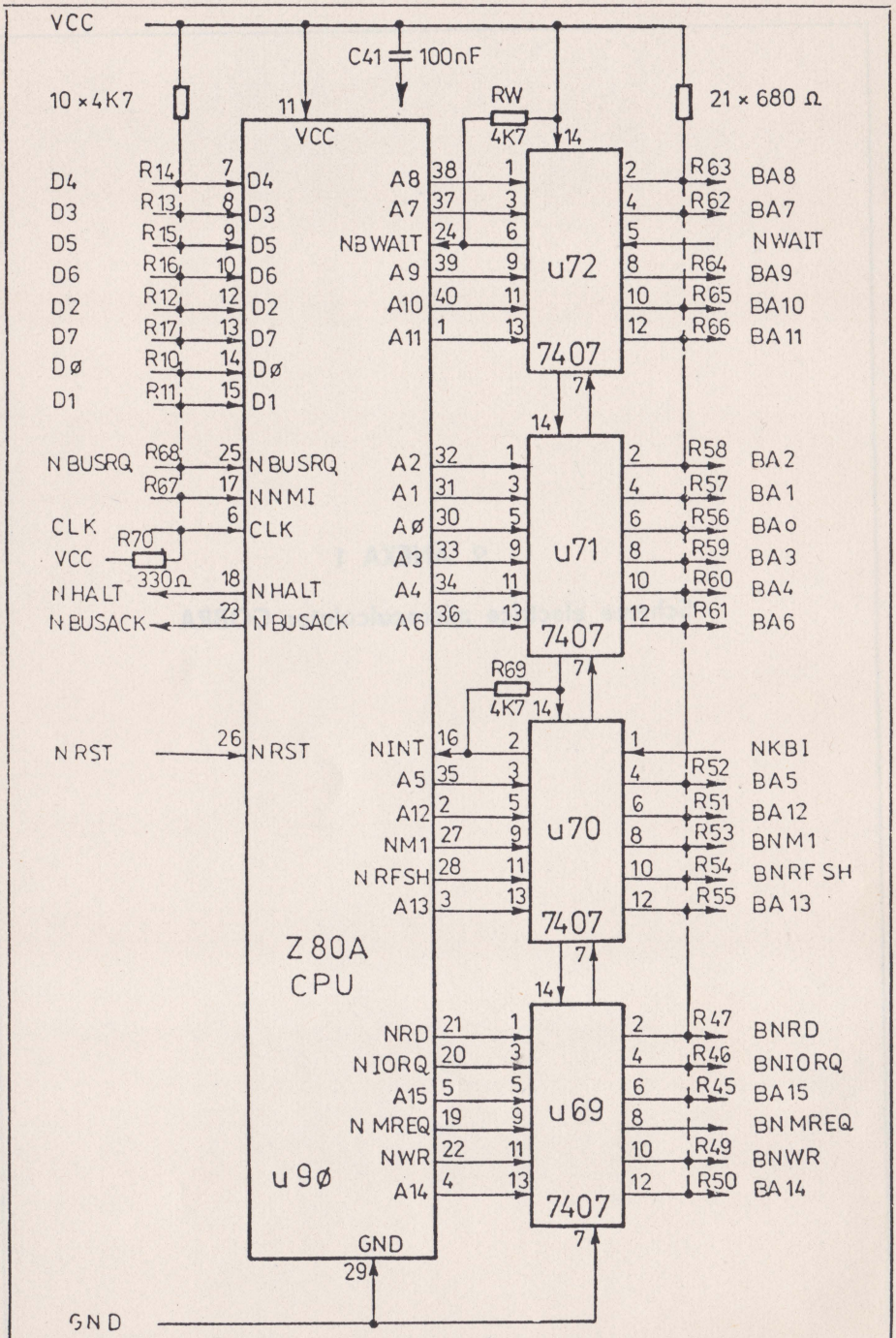


Fig. A1.1. — Microcalculator Cobra. Unitatea centrală.

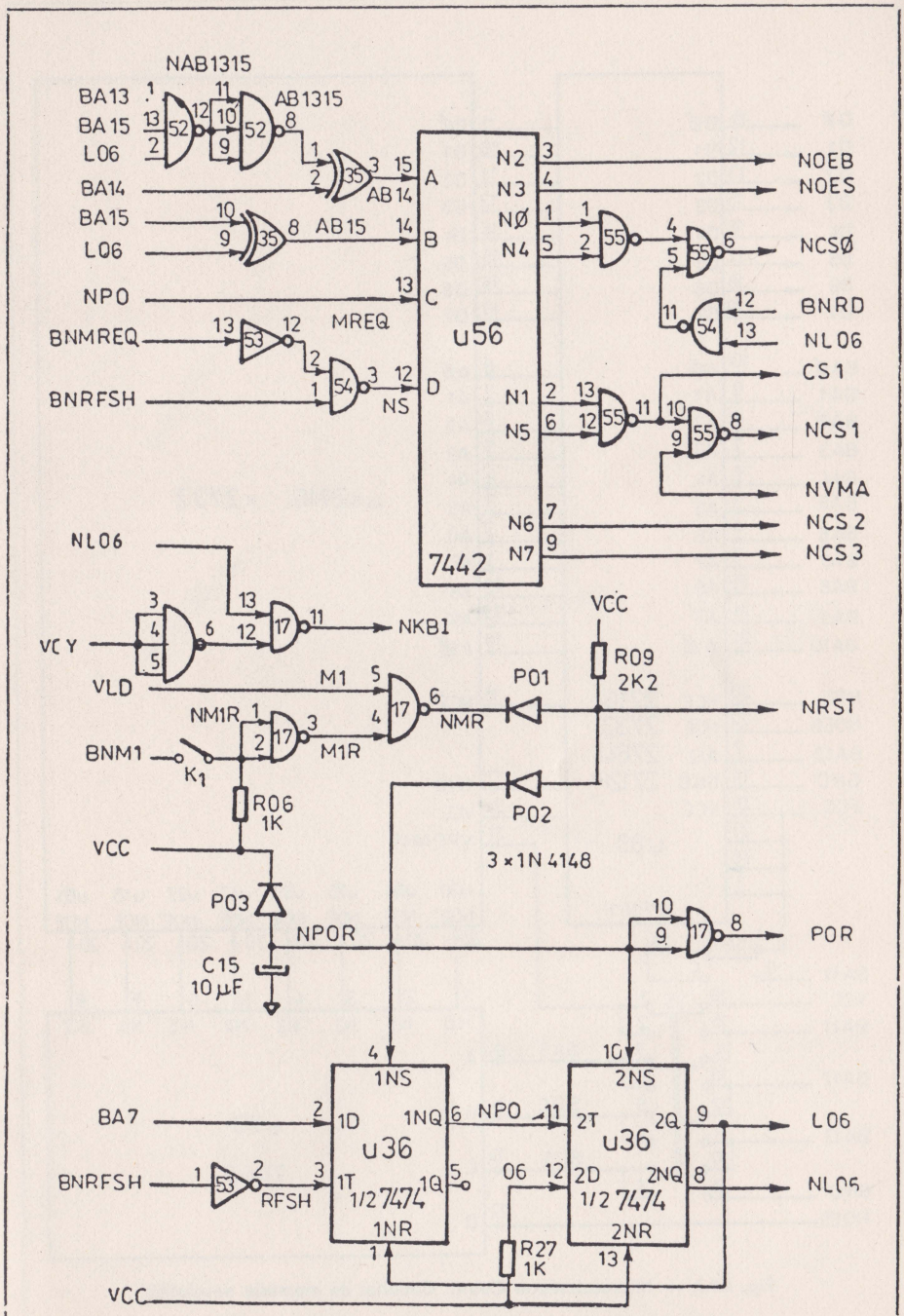


Fig. A1.2. — Microcalculator Cobra. Circuitul de configurare şi selecţie.

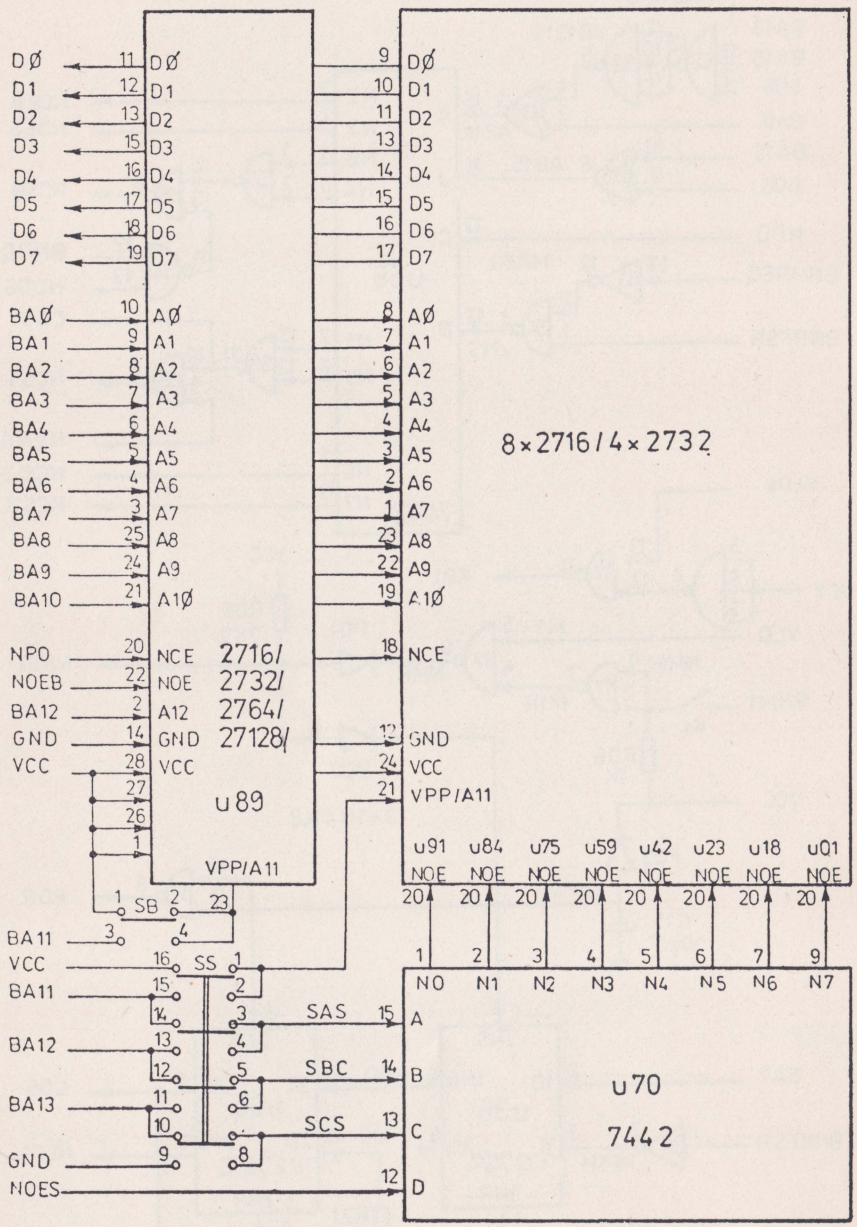


Fig. A1.3. — **Microcalculator Cobra. Circuitul de memorie nevolatilă.**

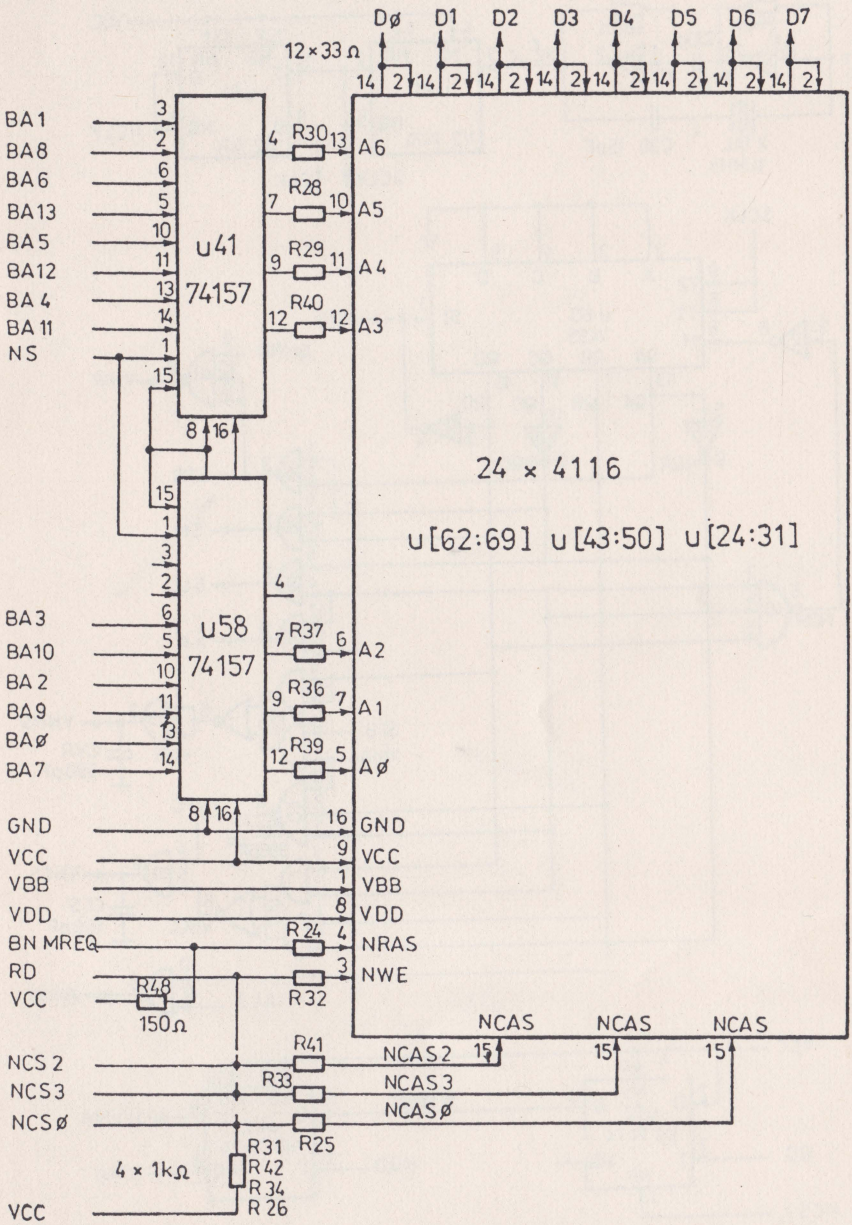


Fig. A1.4. — Microcalculator Cobra. Circuitul memoriei dinamice.

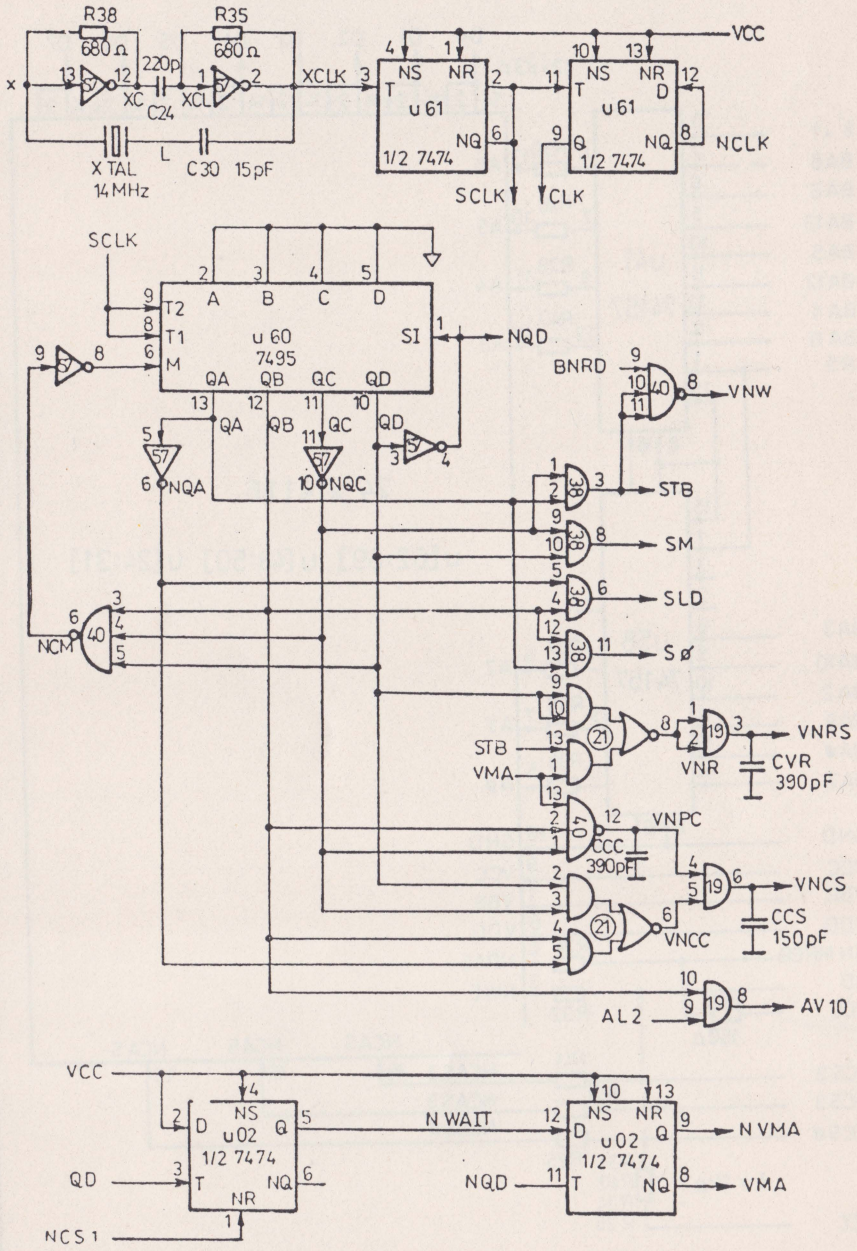


Fig. A1.5. — **Microcalculator Cobra. Arbitru de memorie şi logica de comandă.**

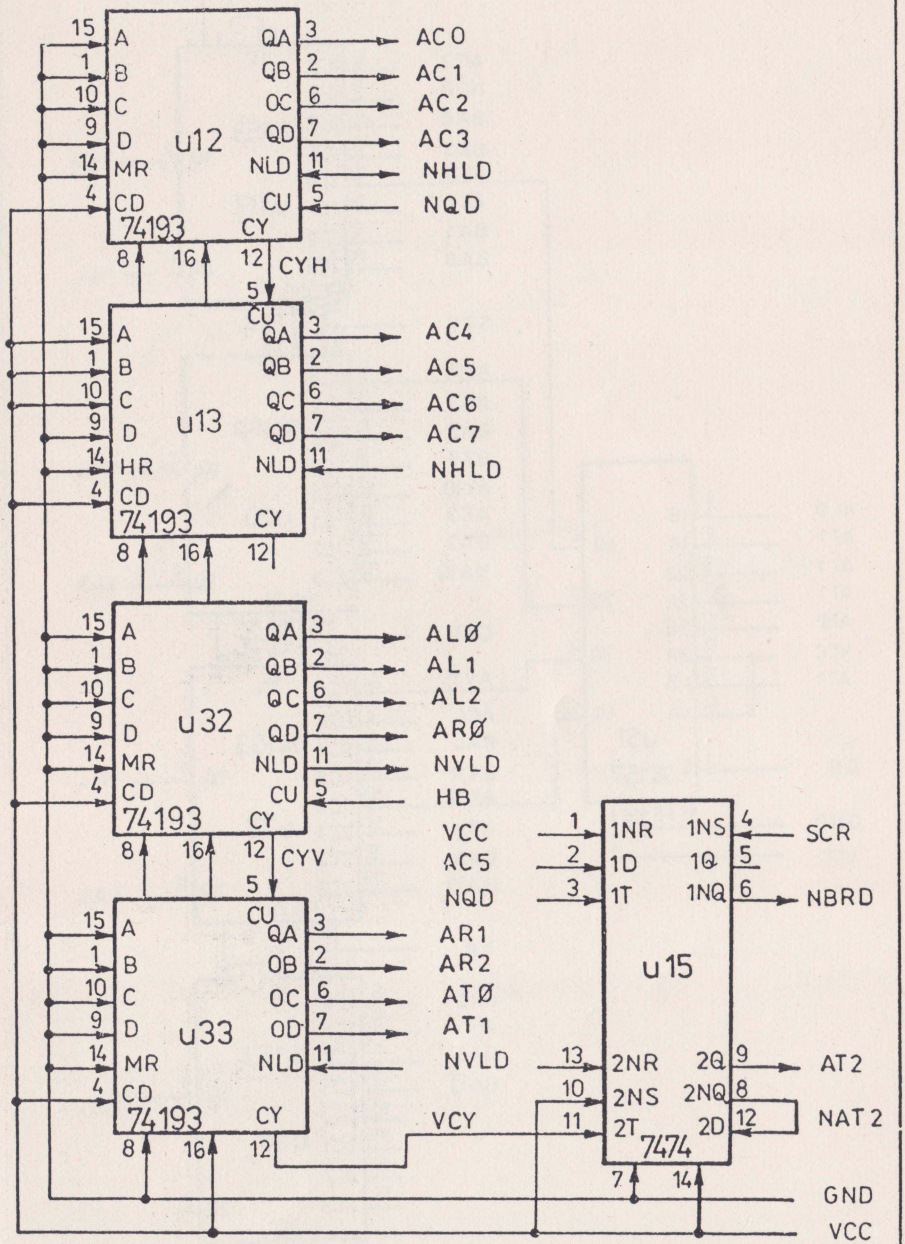


Fig. A1.6. — Microcalculator Cobra. Circuitul de generare adrese video.

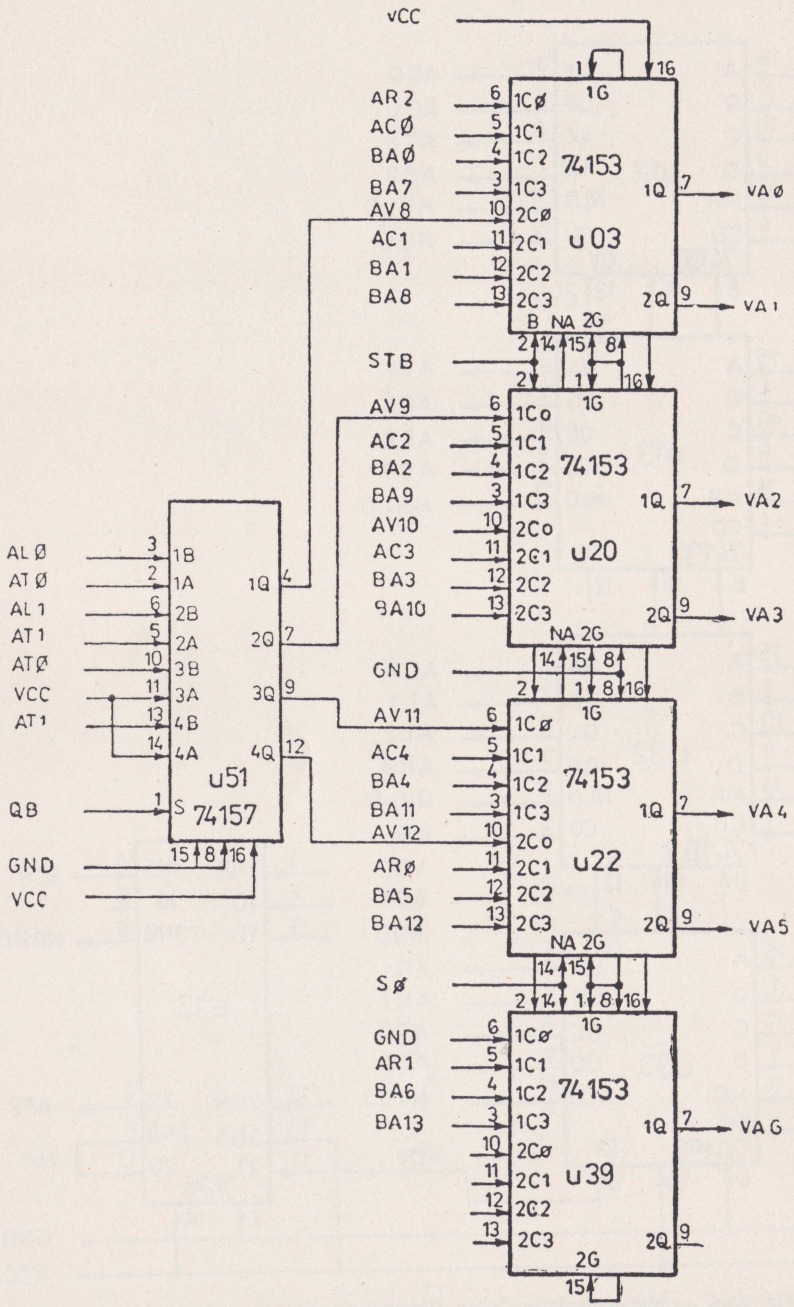


Fig. A1.7. — Microcalculator Cobra. Circuitul de multiplexare adrese video.

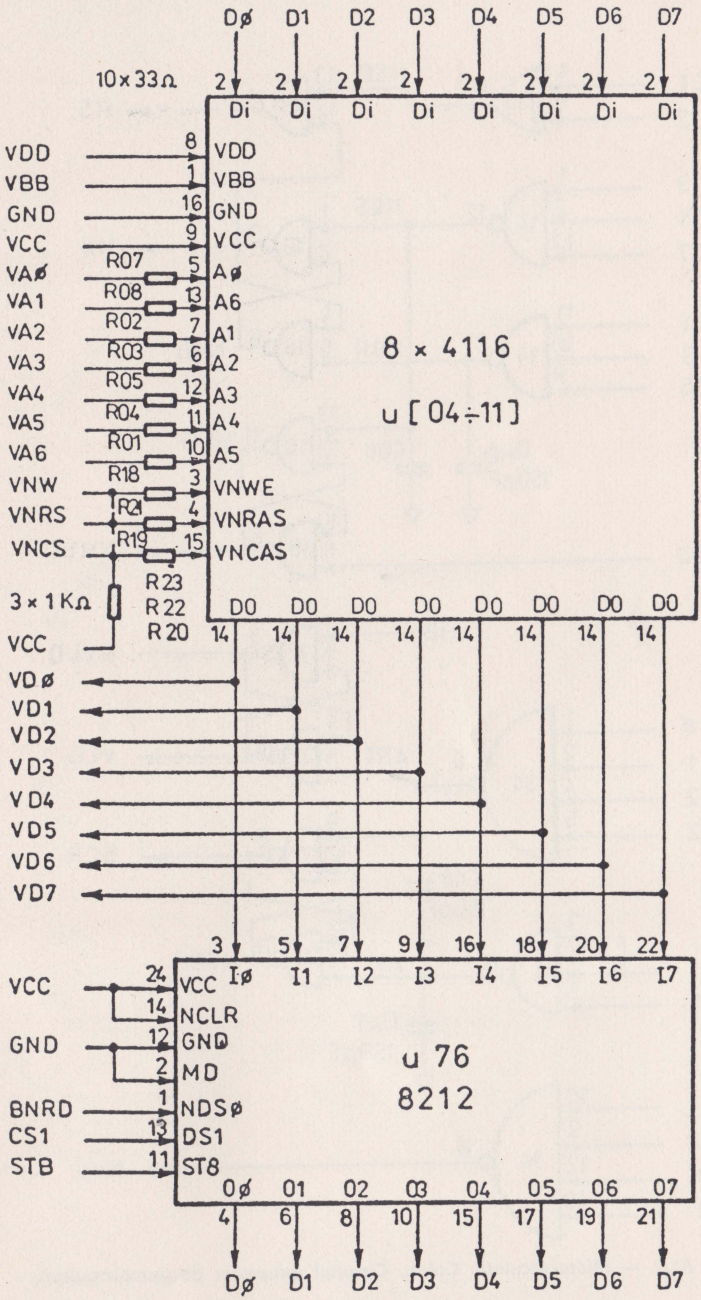


Fig. A1.8. — Microcalculator Cobra. Circuitul memoriei video.

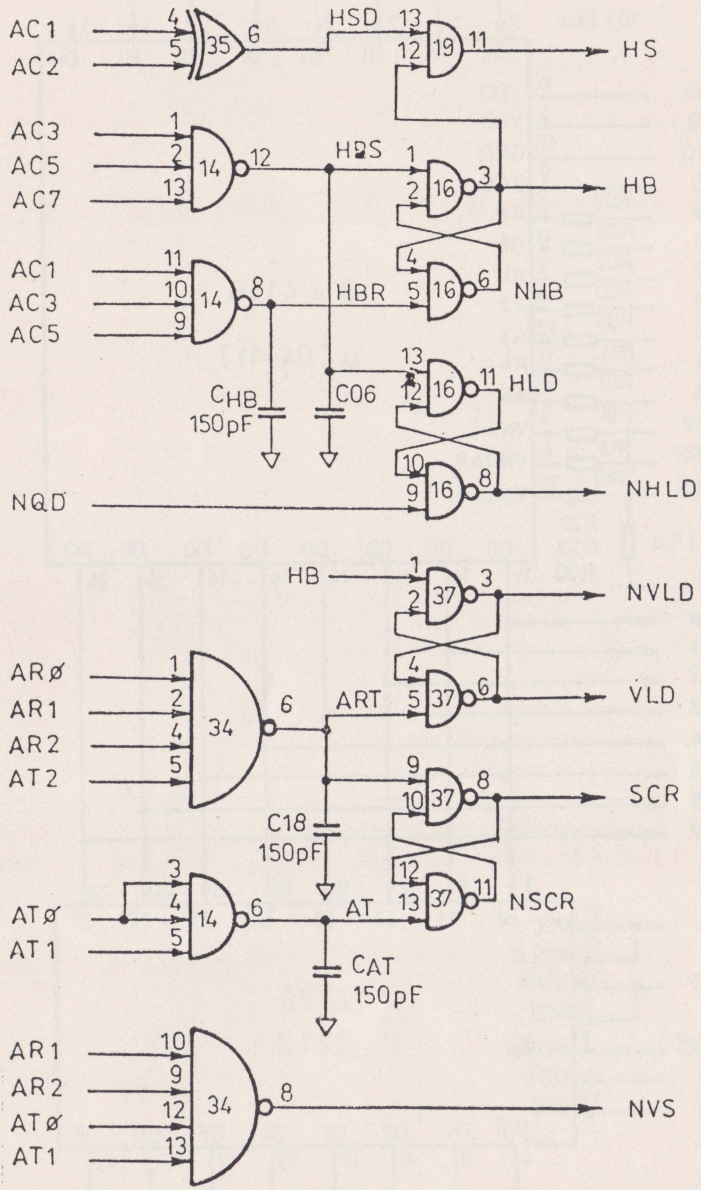


Fig. A1.9. — Microcalculator Cobra. Circuitul generator de sincroimpulsuri.

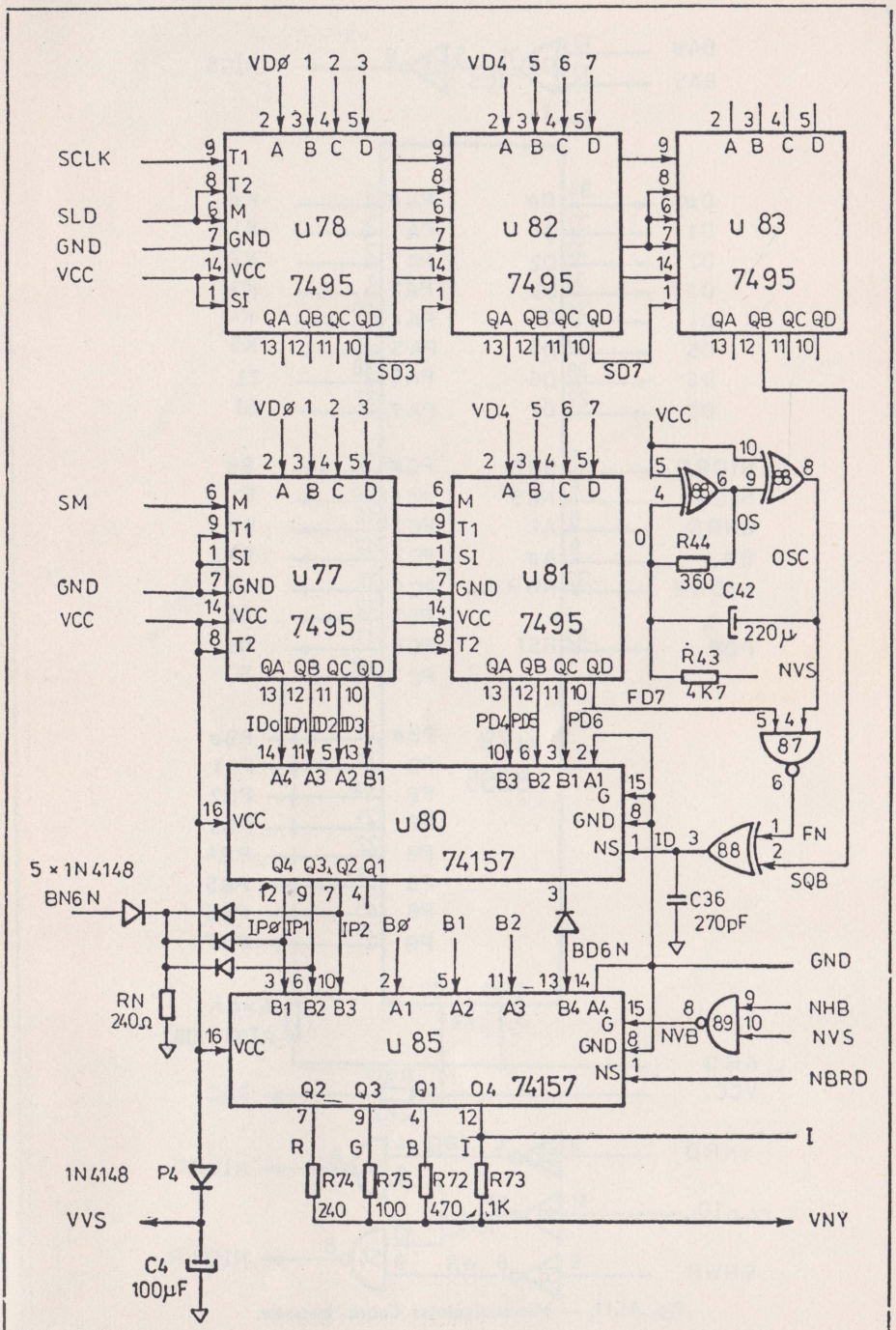


Fig. A1.10. — Microcalculator Cobra. Circuitul formator semnal video.

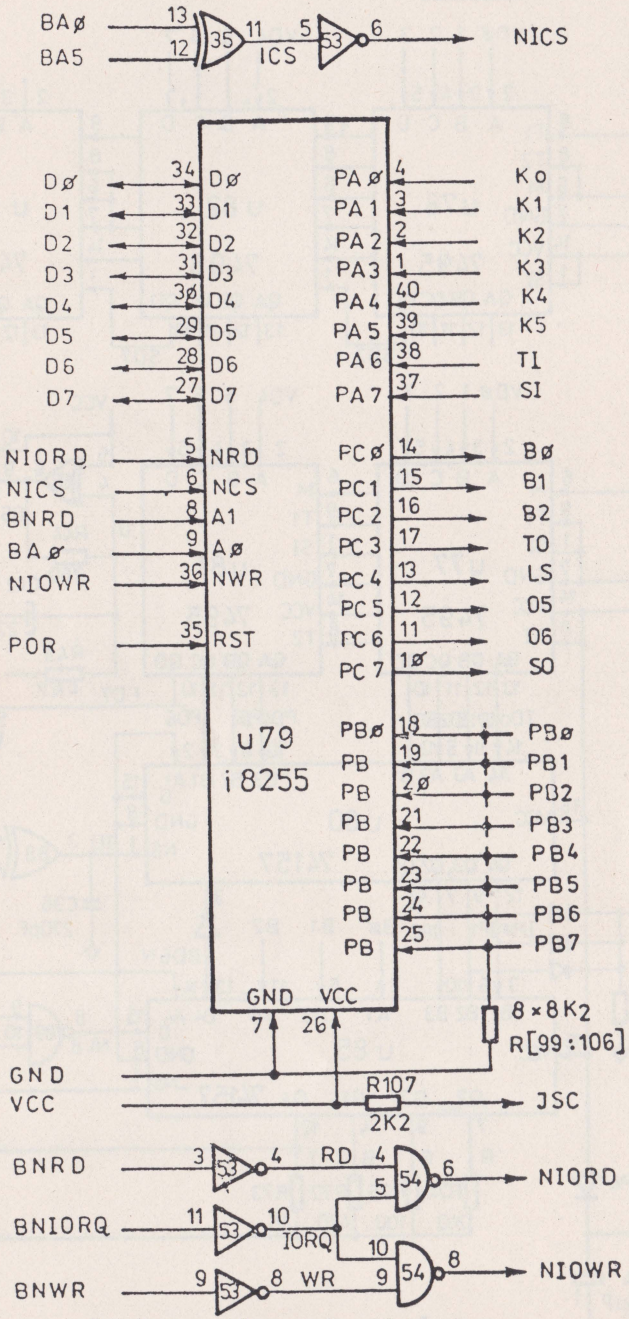


Fig. A1.11. — **Microcalculator Cobra. Interfeţe.**

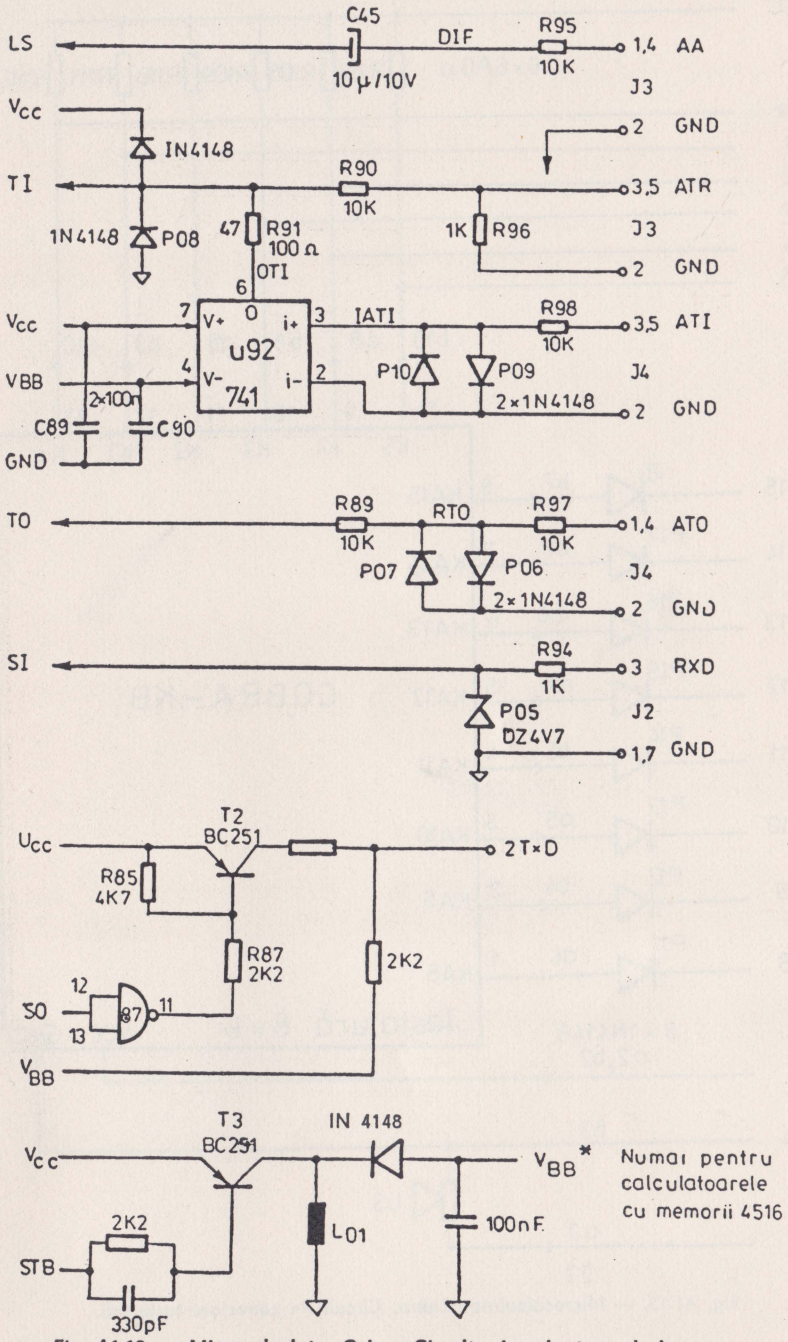


Fig. A1.12. — Microcalculator Cobra. Circuite de adaptare nivel.

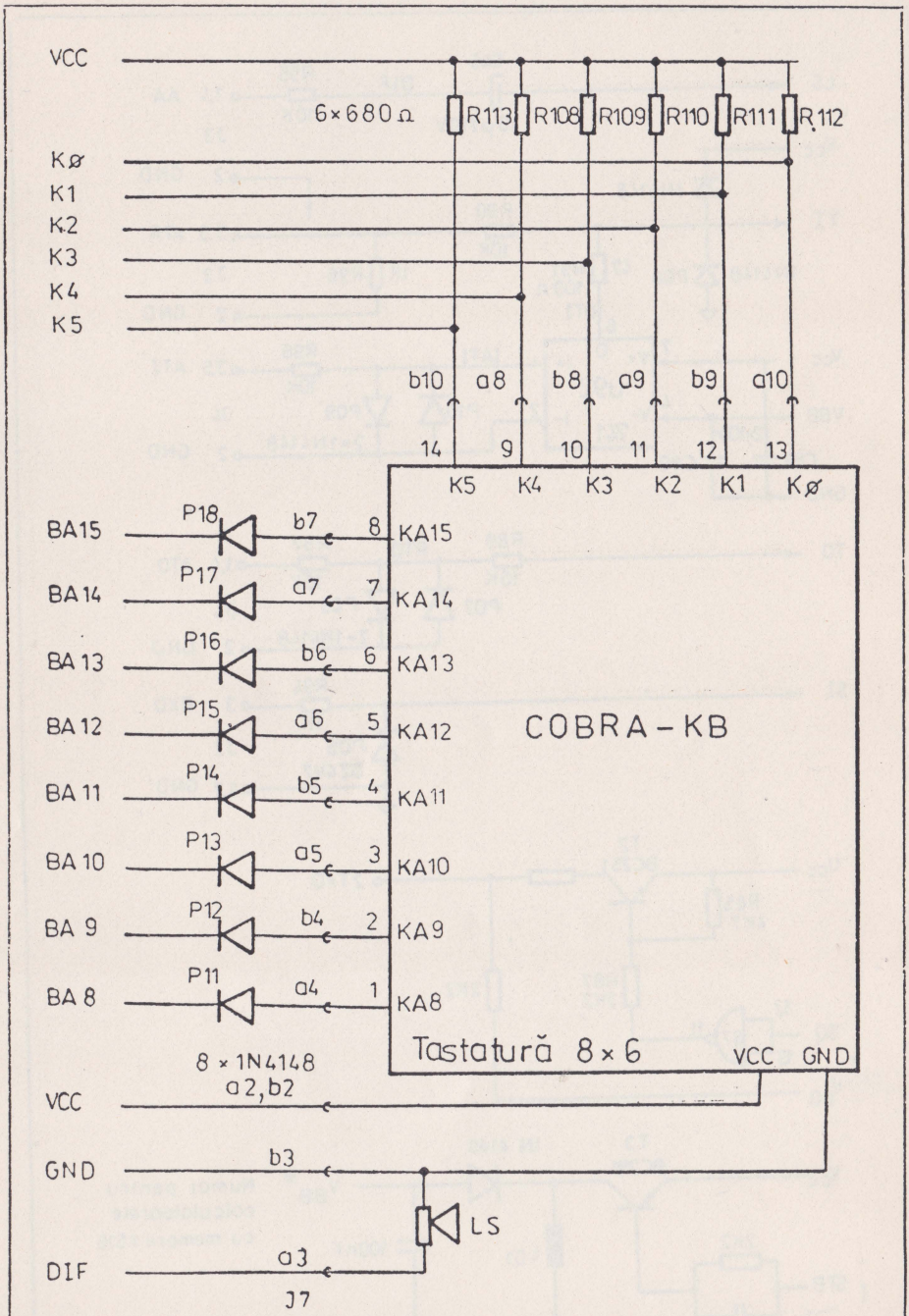


Fig. A1.13. — **Microcalculator Cobra. Circuit de conectare tastatură.**

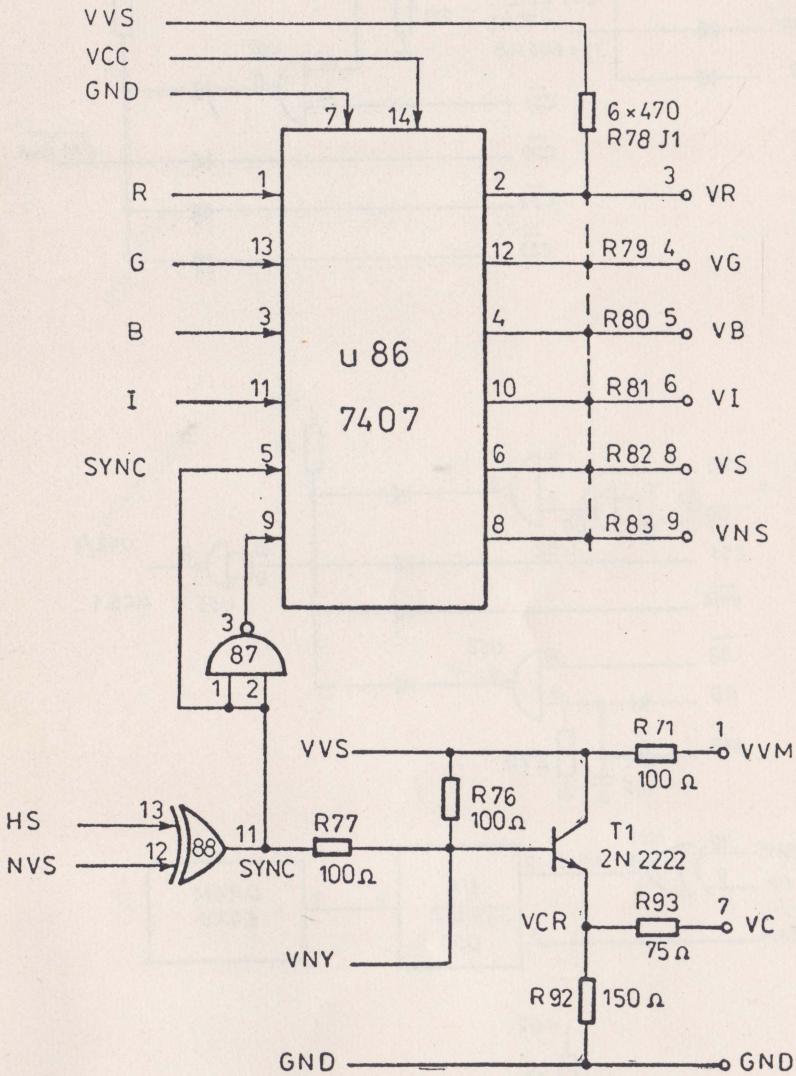


Fig. A1.14. — Microcalculator Cobra. Circuite de interfaţa cu monitorul TV.

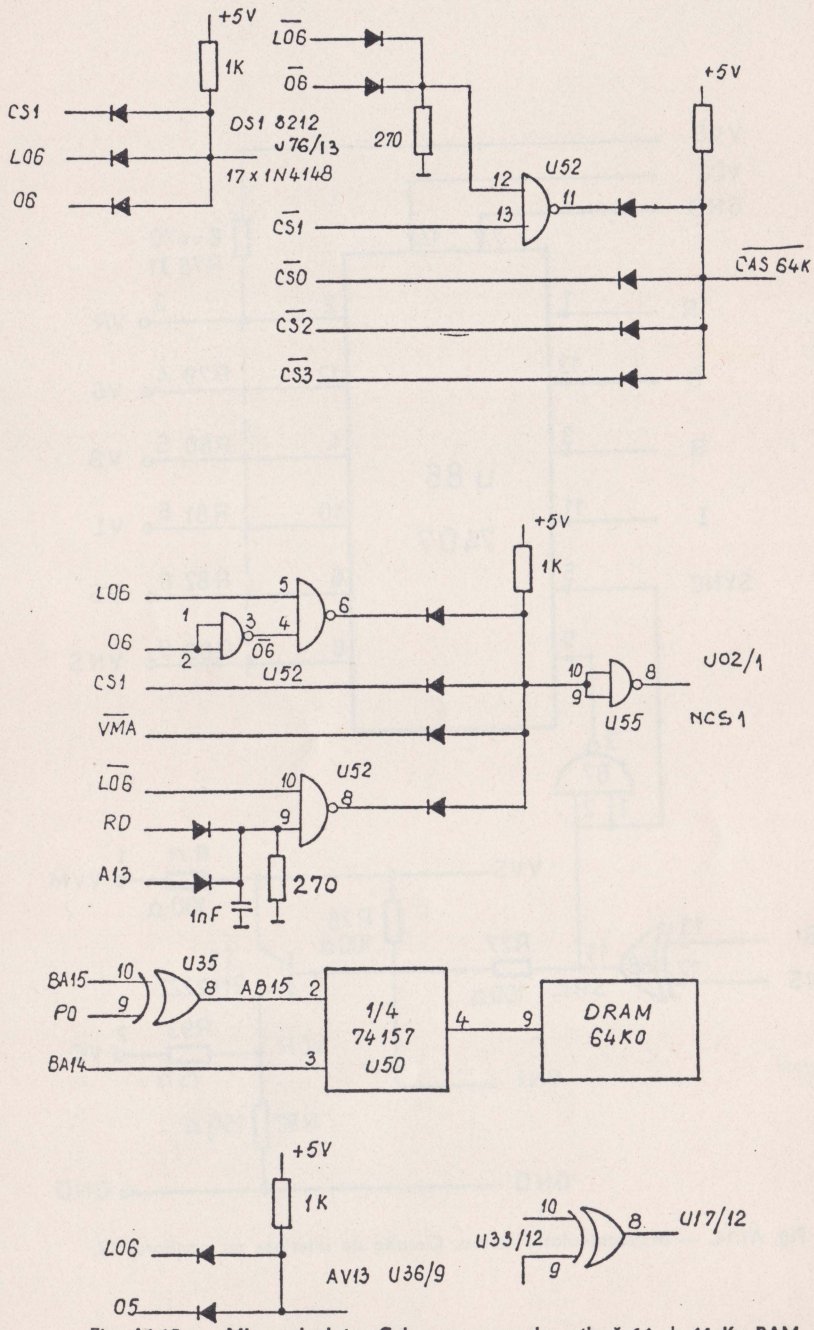


Fig. A1.15. — **Microcalculator Cobra cu memorie extinsă 16 + 64 Ko RAM. Modificări în circuitul de comutare şi selecţie a memoriei.**

10. ANEXA 2

Scheme electrice de interfață disc flexibil

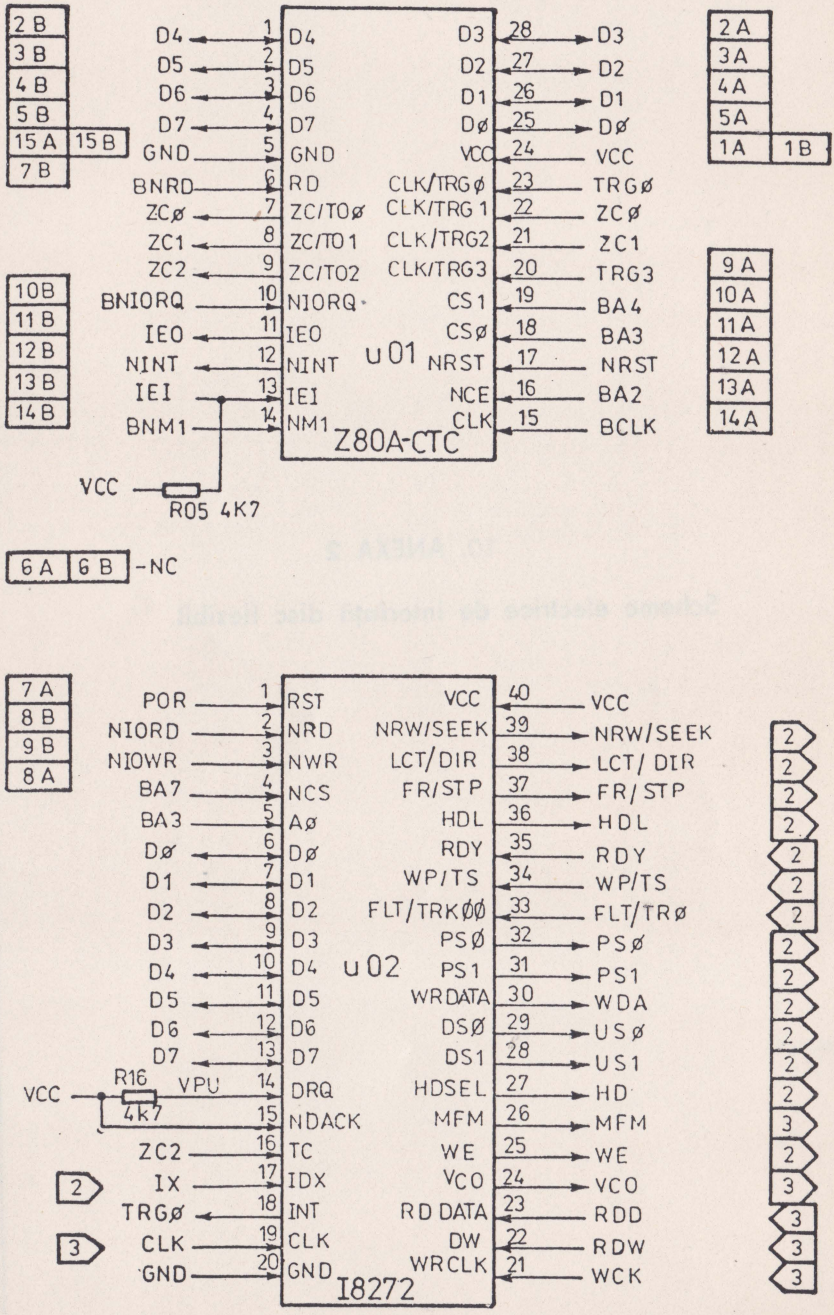


Fig. A2.1. — Interfaţa disc flexibil. Controlorul de disc.

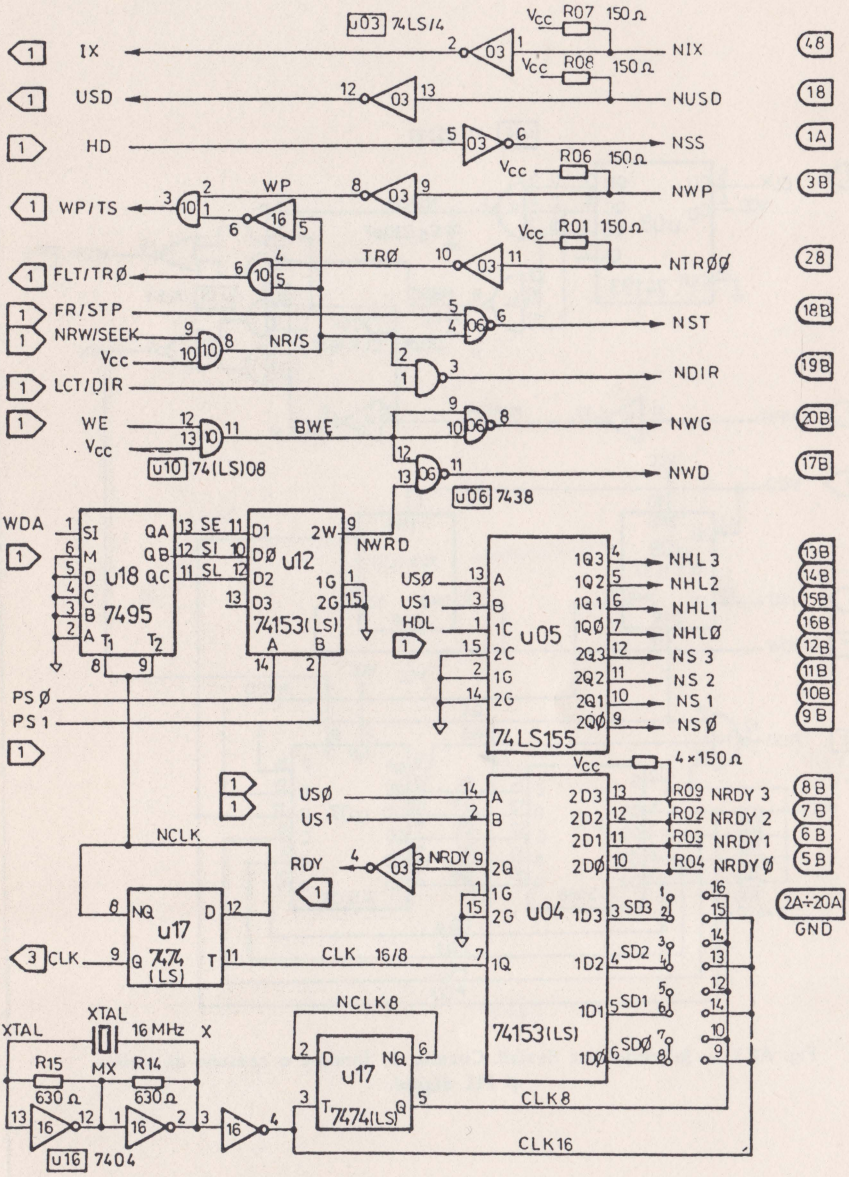


Fig. A2.2. — Interfața disc flexibil. Circuite de formare a semnalelor de comandă și ceas.

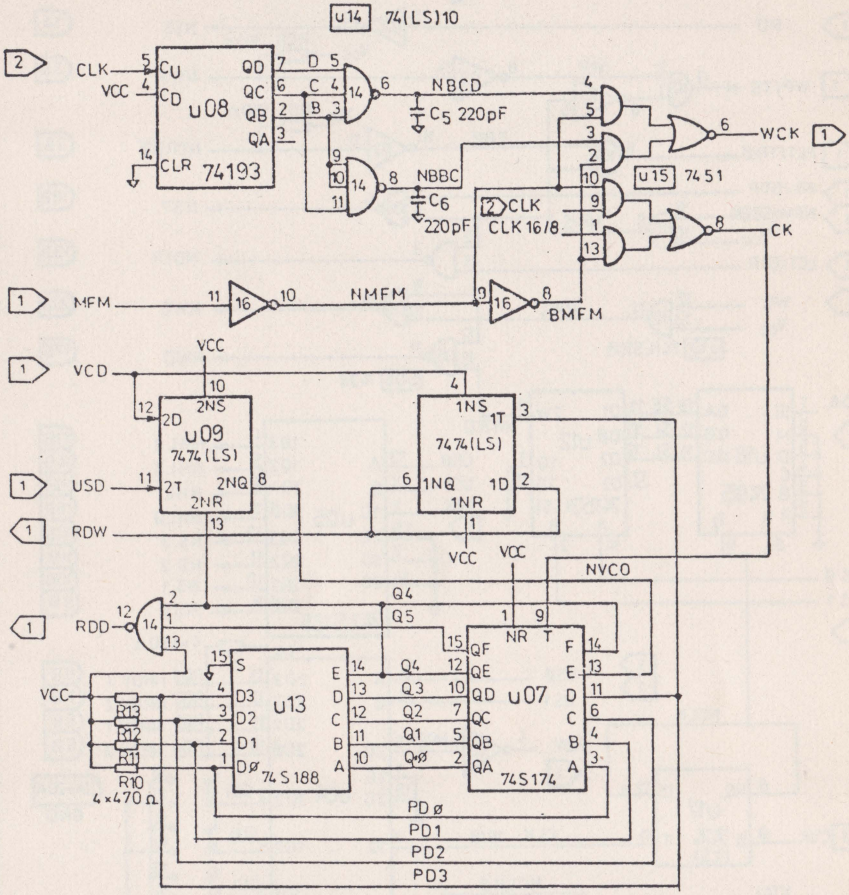


Fig. A2.3. — **Interfața disc flexibil. Circuite de formare a ceasului de scriere și PLL digital.**

11. ANEXA 3

Plasarea componentelor pe cablajele imprimate

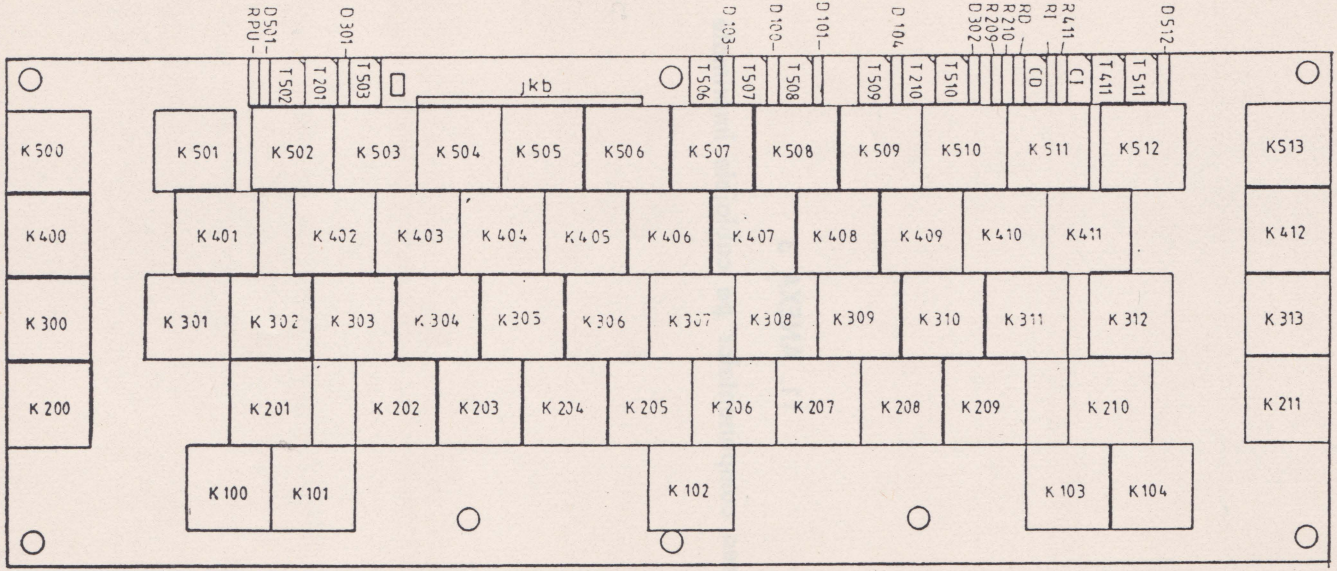


Fig. A3.1. — **Plasarea componentelor pe placa de tastatură.**

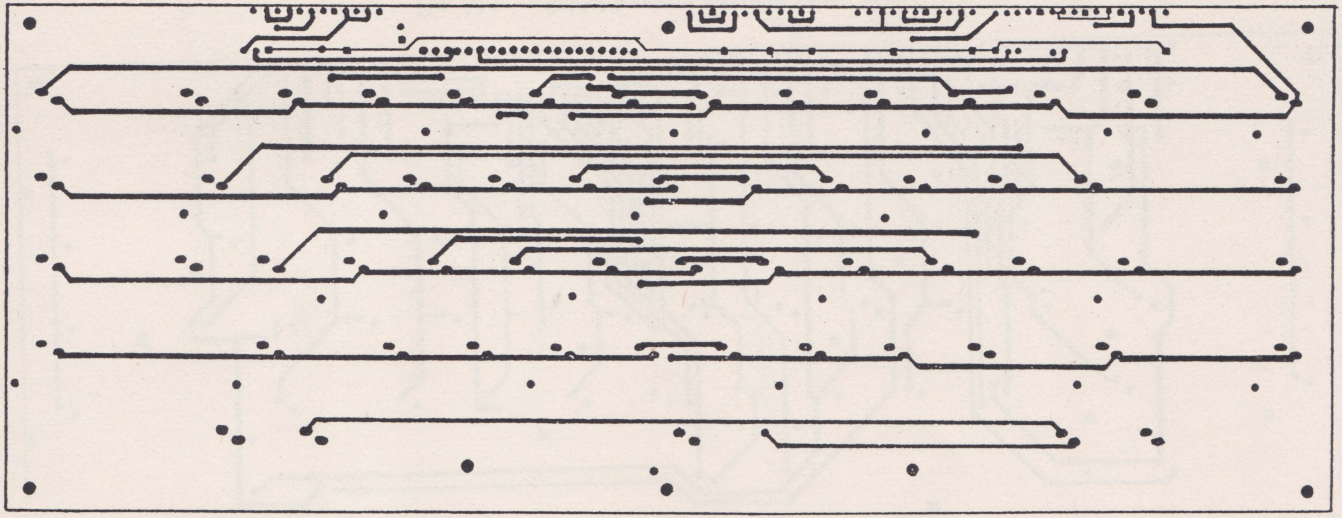


Fig. A3.3. — Cablaj imprimat tastatură stratul orizontal.

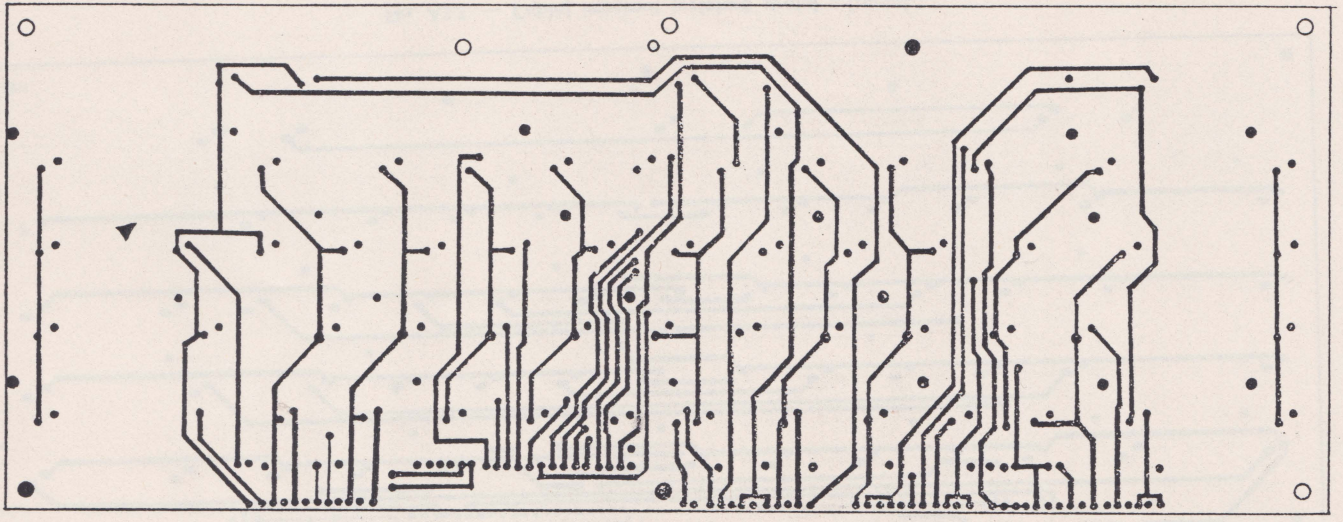


Fig. A3.4. — Cablaj imprimat tastatură stratul vertical.

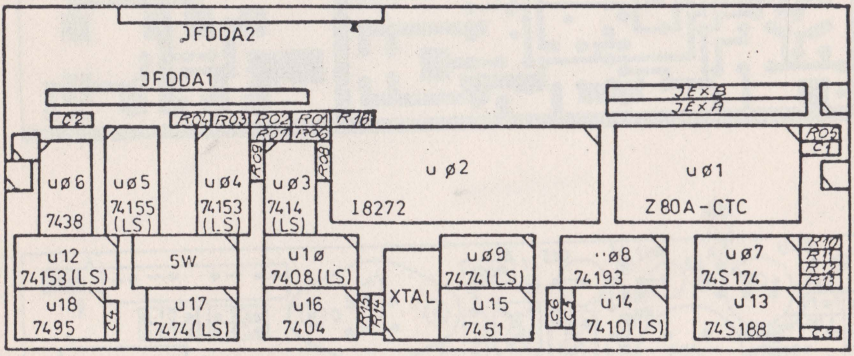
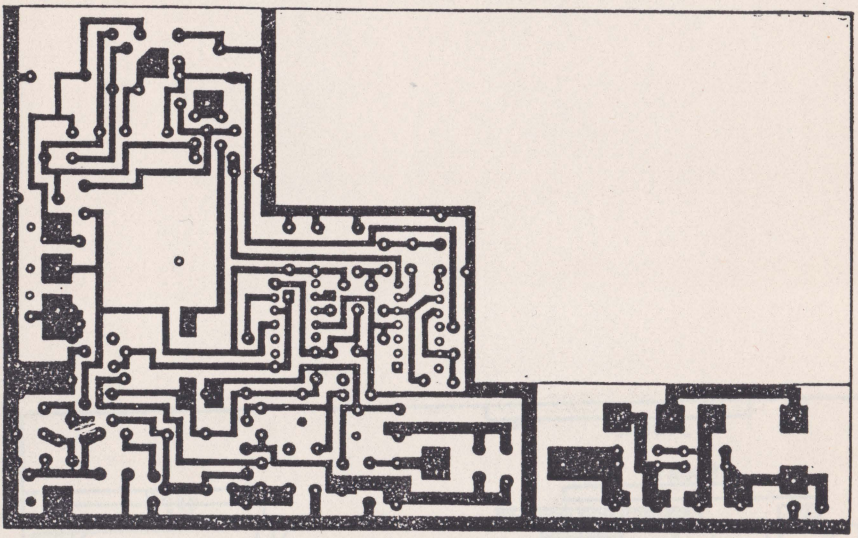


Fig. A3.5. — **Plasarea componentelor pe placa interfaţă disc flexibil.**



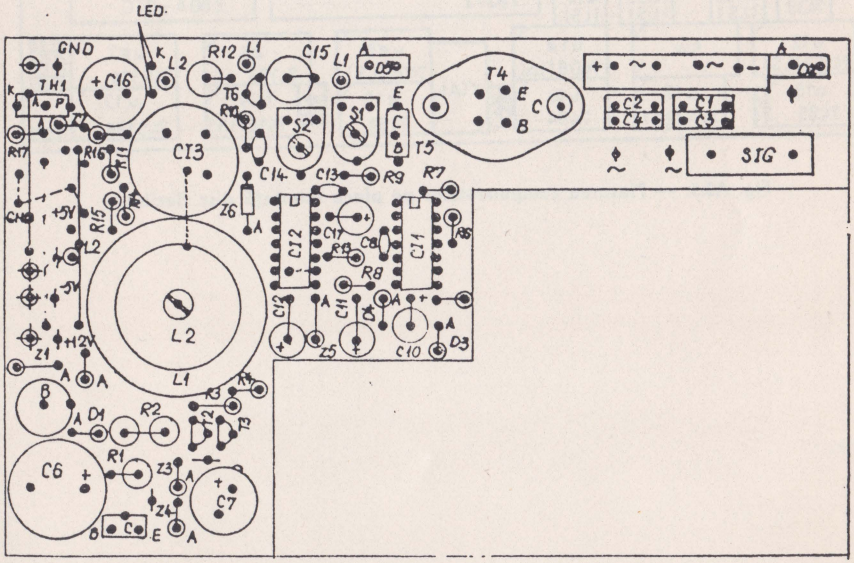


Fig. A3.6. — **Plasarea componentelor și cablajul imprimat sursă.**

12. ANEXA 4

Interfața RGBI pentru monitorul color 002

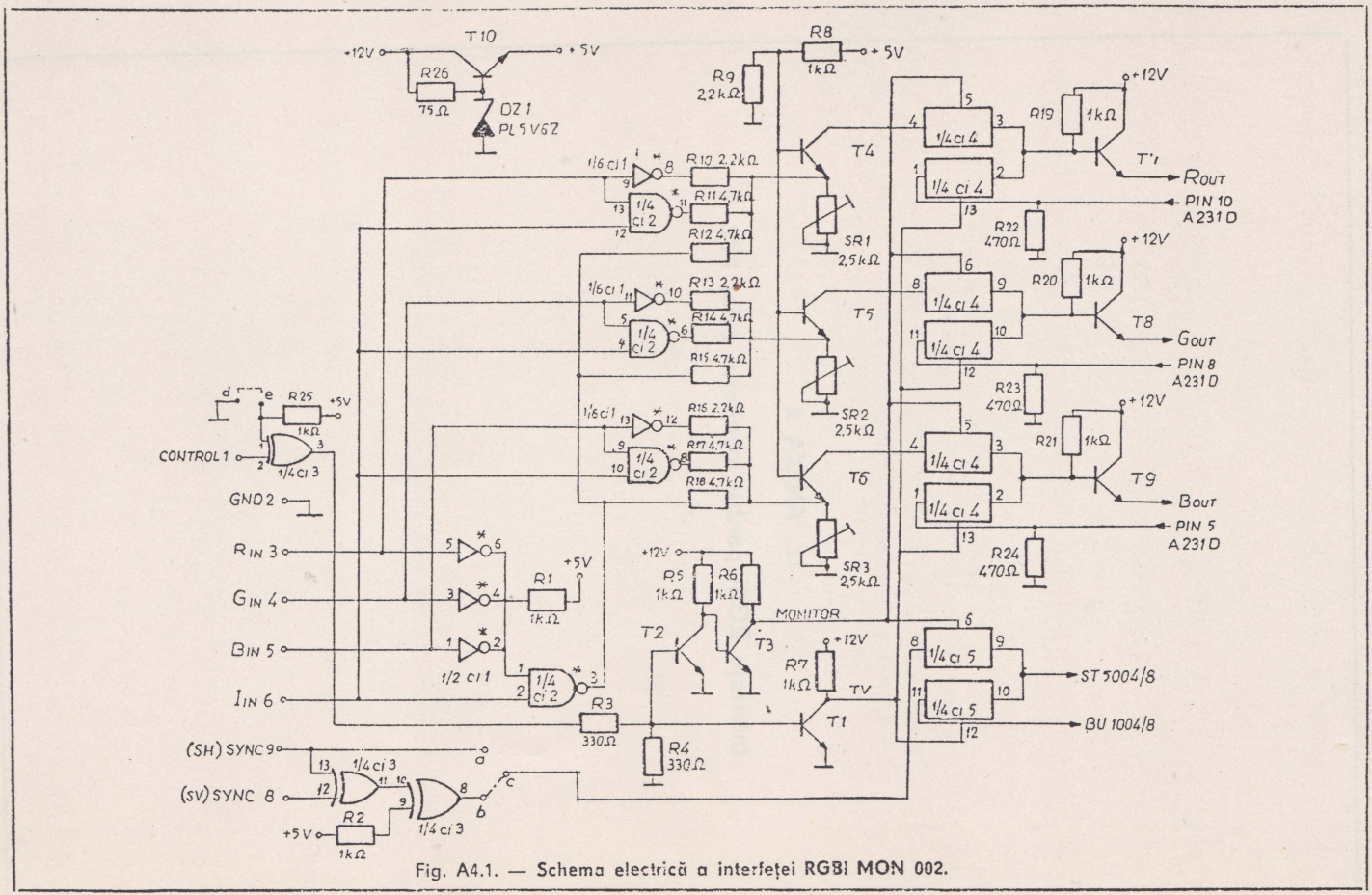


Fig. A4.1. — Schema electrică a interfeței RGBI MON 002.

Reglaj: avînd pe intrările R, G, B ale interfeței „0" logic, se acționează din SR 1 pînă apare rastrul roșu și apoi în sens invers pînă cînd se stinge complet. Operațiunea se repetă indentic pentru rastrul verde și albastru, acționează SR 2 și SR 3.

Pentru funcționare cu μC Cobra se realizează ștrapurile a-c și d-e.

Pentru funcționare cu μC IBM PC se realizează ștrapul b.c.

Necesar componente:

CI 1	— CDB 406	R_8	— 1 kΩ/0,5 W
CI 2	— CDB 403	R_9	— 2,2 kΩ/0,5 W
CI 3	— LDB 486	R_{10}	— 2,2 kΩ/0,5 W
CI 4, CI 5	—	R_{22}	
CI 1	— CDB 406	R_8	— 1 kΩ/0,5 W
CI 2	— CDB 403	R_9	— 2,2 kΩ/0,5 W
CI 3	— CDB 486	R_{10}	— 2,2 kΩ/0,5 W
CI 4, CI 5	— MMC 4066	R_{11}	— 4,7 kΩ/0,5 W
T_1—T_6	— BC 171	R_{12}	— 4,7 kΩ/0,5 W
T_7—T_9	— 2N 2222	R_{13}	— 2,2 kΩ/0,5 W
T_{10}	— BD 139	R_{14}	— 4,7 kΩ/0,5 W
DZ1	— PL 5V 6Z	R_{15}	— 4,7 kΩ/0,5 W
SR 1	— 2,5 kΩ/0,5 W	R_{16}	— 2,2 kΩ/0,5 W
SR 2	— 2,5 kΩ/0,5 W	R_{17}	— 4,7 kΩ/0,5 W
R_1	— 1 kΩ/0,5 W	R_{18}	— 4,7 kΩ/0,5 W
R_2	— 1 kΩ/0,5 W	R_{19}	— 1 kΩ/0,5 W
R_2	— 1 kΩ/0,5 W	R_1'	— 1 kΩ/0,5 W
R_3	— 3330 Ω/0,5 W	R_{20}	— 1 kΩ/0,5 W
R_4	— 330 Ω/0,5 W	R_{21}	— 1kΩ/0,5 W
R_5	— 1 kΩ/0,5 W	R_{22}	— 470 kΩ/0,5 W
R_6	— 1 kΩ/0,5 W	R_{23}	— 470 kΩ/0,5 W
R_7	— 1 kΩ/0,5 W	R_{24}	— 470 kX/0,5 W
FR_3	— 2,5 kΩ/0,5 W	R_{25}	— 1 kΩ/0,5 W
		R_{26}	— 75 Ω/0,5 W

Fig. A4.2. — **Listă de componente interfața RGBI MON 002.**

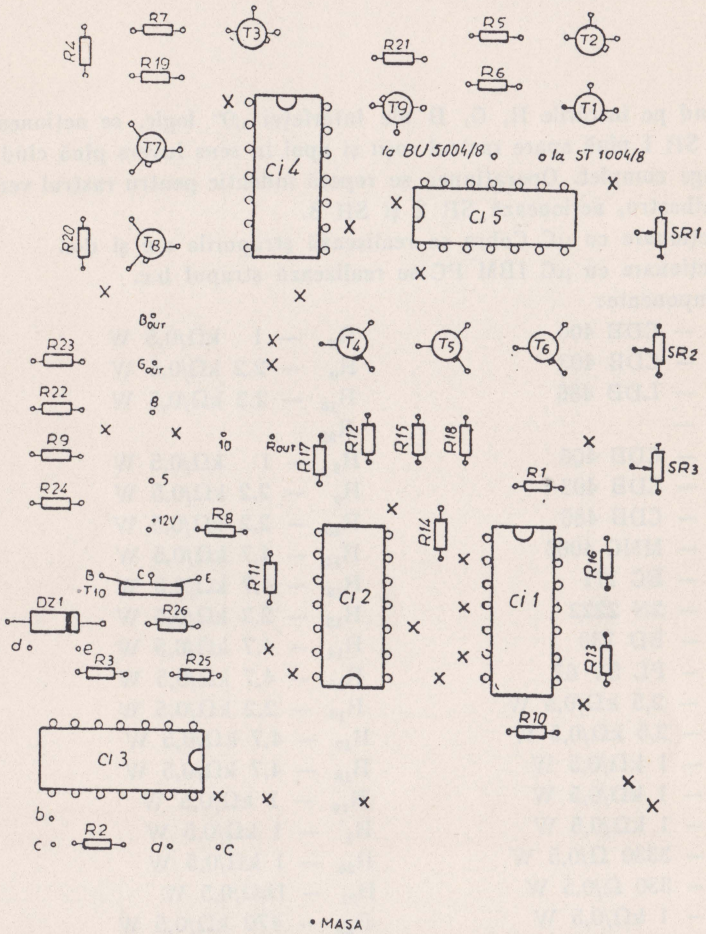
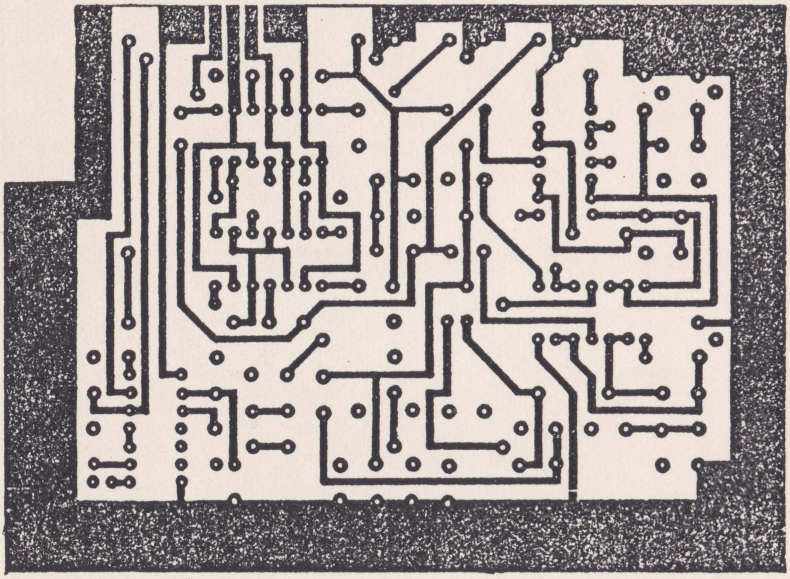


Fig. A4.3. — **Plasarea componentelor pe placa interfață RGBI MON 002.**



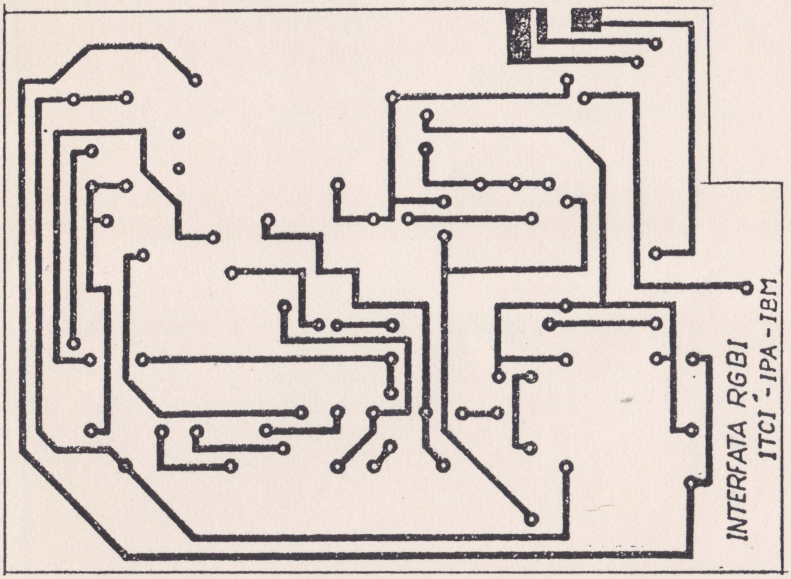
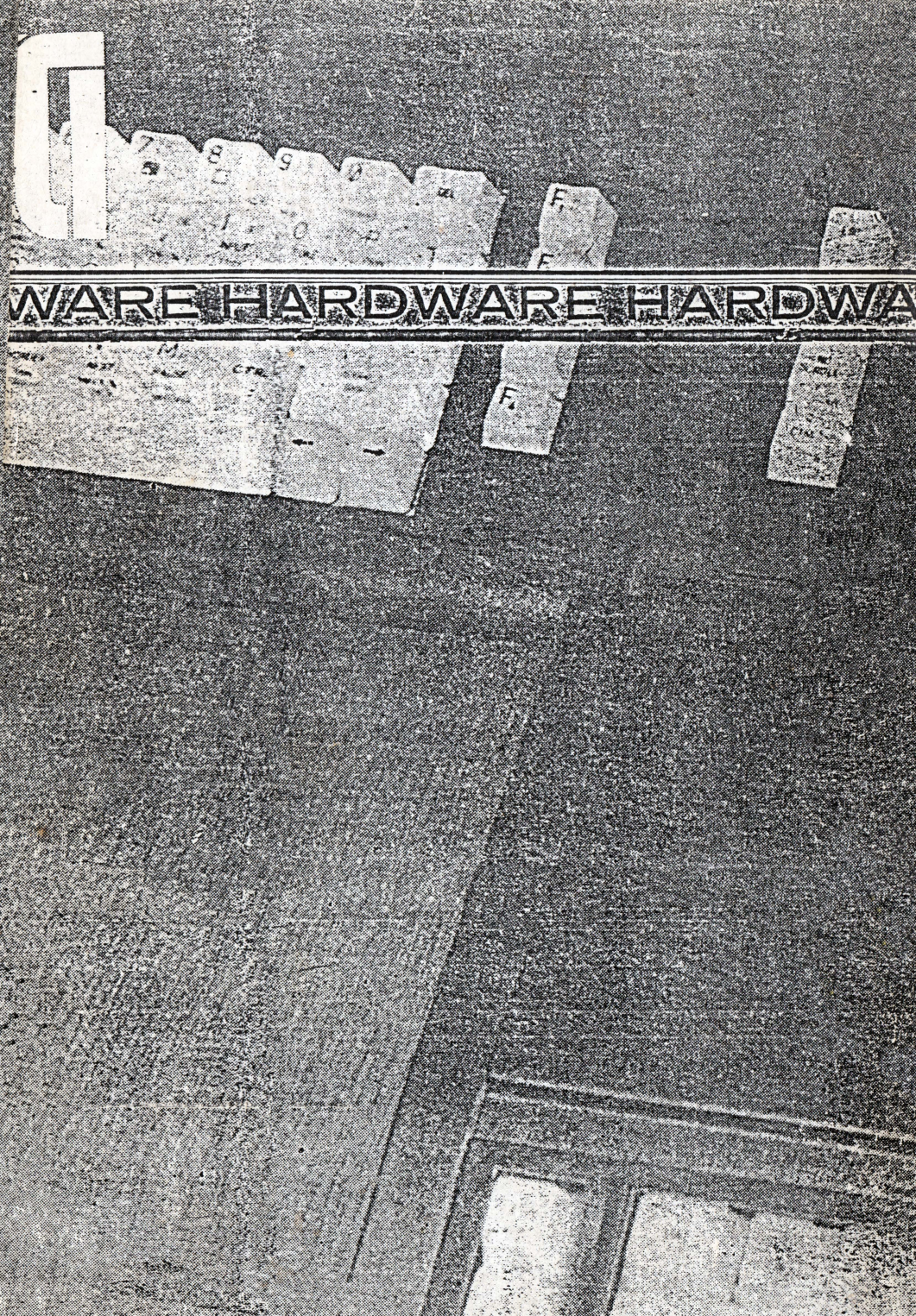


Fig. A4.4. — Cablajul imprimat interfața RGBI MON 002.

Editat de I.T.C.I. Brașov

Bun de tipar:

Tiparul executat sub comanda nr. 1342
la Întreprinderea Poligrafică Brașov


WARE HARDWARE HARDWA